

Capitolul 4. Fabricarea circuitelor VLSI - CMOS.

4.1. Introducere.

Procesul fundamental de fabricatie a unui circuit integrat consta in formarea selectiva a unor paturi/straturi de tip semiconductoare, dielectric si metal, pe suprafata plachetei de siliciu monocristalin. Dupa realizare, aceste materiale devin componentele active si pasive ale circuitului integrat. In acest capitol vor fi examinate procesele fundamentale legate de materiale, litografia si procedeele pentru crearea unui circuit integrat. Se va avea in vedere tehnologia CMOS cu doua insule. Tratarea nu are un caracter exhaustiv, ci mai mult generic, ilustrand aspectele de detaliu comune celor mai multe procese CMOS.

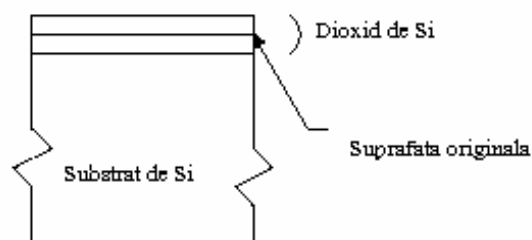
4.2. Tehnologia de procesare a materialului de baza.

4.2. Fabricarea plachetlor.

In oricare proces VLSI placheta reprezinta materialul de la care se porneste. In tehnologia Si – CMOS, placheta se realizeaza dintr-un lingou de siliciu monocristalin. Lingoul se obtine printr-un procedeu de tragere dintr-un creuzet, in care se afla siliciu pur topit la o temperatura de circa 1475 °C. Cea mai frecventa metoda de obtinere a lingoului din siliciu monocristalin se datoreaza lui Czochralski. Lingoul reprezinta un monocristal de Si, aproape fara defecte, cu o lungime de mai multe zeci de centimetri si cu un diametru de circa 10 cm. Pentru a impiedeca aparitia altor impuritati, monocristalul este dopat N. Monocristalul este taiat sub forma unor discuri/plachete cu o grosime, din considerente mecanice, de circa 300 μm, intrucat structurile electrice nu depasesc in grosime 10 μm. Placheta, de regula de tip N, este acoperita cu un strat epitaxial de Si aproape intrinsec, inainte de a incepe procesul de fabricare a circuitului integrat. Aceasta prelucrare initiala conduce la cresterea rezistentei *latch-up*. Partea posterioara a plachetei poate beneficia de un proces de implantare ionica pentru reducerea rezistentei electrice de contact, la impachetarea finala.

4.2.2. Oxidarea.

Oxidarea se refera, de regula, la cresterea sau depozitarea SiO_2 pe suprafata plachetei. La o temperatura inalta de 1000 °C si intr-o atmosfera de O_2 , o placheta expusa se va oxida. Aceasta structura de SiO_2 foloseste Si de pe placheta, fiind plasata, atat in materialul plachetei, cat si pe suprafata acesteia, dupa cum se va vedea in desenul de mai jos.



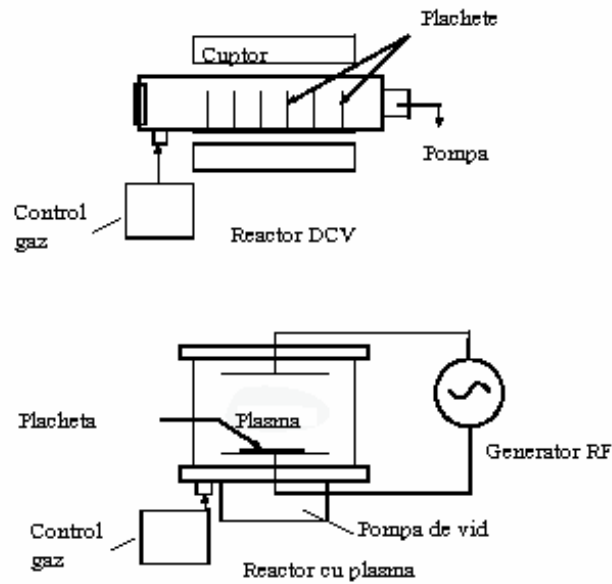
Acest proces creste un strat de SiO_2 de calitate, care poate fi folosit, fie ca dielectric izolator, fie ca oxid pentru poarta. In prezent, oxidul de poarta cu cele mai bune proprietati electrice este format prin oxidare termica. Aceasta impune ca procesele care vor urma sa aibe loc pe Si expus.

4.2.3. Depunerea de strat subtire.

O serie de materiale utilizate in fabricarea circuitelor integrate isi au originea in stare gazoasa. Aceste materiale sau straturi sunt constituite din siliciul policristalin, materialul principal pentru poarta tranzistorului MOS, cat si din izolatori dielectrici (SiO_2 si Si_3N_4), folositi intre diferitele straturi conductoare.

In practica se intalnesc numeroase tehnici de depunere, care au multe elemente comune. Cea mai simpla, Depunerea Chimica de Vapor (DCV) la presiune atmosferica, este folosita pentru formarea siliciului policristalin. Placheta este incalzita in cuptor in prezenta silanului (SiH_4), la o temperatura de circa $650\text{ }^\circ\text{C}$, care este suficienta pentru a descompune molecula de SiH_4 si a depune un atom de Si pe suprafata plachetei. Pe suprafata expusa a plachetei se vor forma un strat de $1\text{--}10\text{ }\mu\text{m}$ din cristale de siliciu cu diverse orientari.

O alta tehnica, avand o importanta crescanda, este cea bazata pe depunere de materiale aflate in stare de plasma. Plasma reprezinta un gaz neutru cu un numar egal de electroni si atomi ionizati sau molecule ionizate. Un material poate fi adus in stare de plasma prin diverse procedee de excitare bazate pe campuri de radio-frecventa sau microunde. Plasma este generata in incinte vidate, la presiune joasa, ceea ce permite gazului sa se descompuna mai usor. In timpul depunerii gazele necesare sunt introduse in incinta vidata la debit si presiune constante. Pentru a accelera electronii, care provoaca coliziunile, excitarea si ionizarea se folosesc campuri de radio- frecventa. Generarea de radicali activi usureaza cerintele impuse pentru mentinerea plachetei la temperatura inalta, in timpul procesarii. In figura de mai jos se prezinta o instalatie cu DCV si un reactor cu plasma.



4.2.4. Difuzia.

Difuzia reprezinta un proces termic de dopare N sau P a *Si* pentru a-i schimba caracteristicile electrice. Desi nu are loc o depunere sau o crestere de material, stratul care a suferit un proces de difuzie are un caracter critic in formarea dispozitivului CMOS. De exemplu, regiunile sursa si drena, ale unui tranzistor NMOS, sunt realizate in timpul unui proces de difuzie. In particular, atunci cand se proiecteaza o poarta de baza, sunt folosite in mod intensiv straturile de difuzie. Difuzia are loc, de cele mai multe ori, plecand de la o sursa chimica in stare de vapori, la temperatura inalta. Mai recent, difuzia a fost cuplata cu implantarea ionica, pentru a obtine regiuni mai bine izolate ale dispozitivelor.

4.2.5. Implantarea ionica.

Implantarea ionica consta in introducerea fortata a unori atomi ionizati sau molecule ionizate intr-un material tinta, in conditiile in care li s-a imprimat o energie suficienta, pentru a penetra suprafata materialului. Sursa de ioni o constitue plasma, extractia acestora realizandu-se cu ajutorul unor campuri puternice de CC sau RF. Intrucat permite controlul multor parametri in timpul procesului, implantarea ionica este utilizata in mod extensiv in fabricarea VLSI. De exemplu, adancimea de patrundere a atomilor este controlata direct prin potentialul de accelerare, in timp ce doza este controlata prin produsul curent \times timp de expunere. Dozele

coborate sunt folosite pentru controlul tensiunii de prag, atat la tranzistoarelor active, cat si la cele parazite. Dozele mari sunt utilizate in formarea regiunilor de sursa si drena, prin autoalinere. Se poate afirma ca implantarea ionica este direct reponsabila pentru succesul CMOS fata de alte tehnologii. De exemplu, unul dintre motivele utilizarii dispozitivelor PMOS, la inceputul tehnologiei MOS, a fost controlul inadecvat al tensiunii de prag la fabricarea dispozitivelor NMOS. Implantarea ionica a facut ca procesul NMOS sa fie mult mai fiabil.

4.2.6. Corodarea.

Tehnicile examinate mai sus, cum ar fi DCV, pentru siliciul policristalin, acopera intrega placheta, in timp ce, pentru realizarea unui dispozitiv este nevoie de o forma, de un sablon. Una din metodele de transfer selectiv al formelor consta in inlaturarea portiunilor nemascate ale unui strat. Corodarea s-a realizat initial in baie chimica (acid) umeda. Cat timp dimensiunile, avute in vedere pentru forme, sunt de ordinul a 10 μm sau mai mult, aceasta opereaza satisfactor. In conditiile in care dimensiunile se reduc, tensiunea la suprafata materialului impiedica transferul efectiv al formei. De aceea corodarea uscata a devenit o metoda predominanta, care corespunde cerintelor VLSI. Corodarea uscata are loc din starea gazoasa, fiind ajutata de plasma. De exemplu, CF_4 si O_2 , combinate in plasma, pot genera un material extrem de eficient pentru corodarea Si , SiO_2 si a Si_3N_4 . Avantajele se refera la corodarea anisotropica, care asigura formarea unor pereti verticali, ceea ce reprezinta un element critic pentru DRAM-uri de mare densitate. Dificultatile asociate cu corodarea uscata se refera la selectivitate si la mentinerea uniformitatii pe toata suprafata plachetei. Corodarea uscata reprezinta un proces complicat, care depinde de o paleta larga de parametri.

4.2.7. Metalizarea.

Metalizarea reprezinta unul dintre cele mai bine cunoscute proces. de fabricatie. Aluminiul sau aliajele de aluminiu sunt, de regula, evaporate in vid sau imprastiate de pe o tinta de Al, in prezenta unei plame. Pentru a crea traseele necesare de metal, trebuie sa aibe loc un transfer de forme. In functie de metal si strat, formarea este realizata printr-un proces litografic, folsind corodarea umeda sau uscata. In prezent se fac eforturi, care sa conduca la gasirea unor aliaje capabile sa asigure densitati mai mari de curent.

4.3. Litografia.

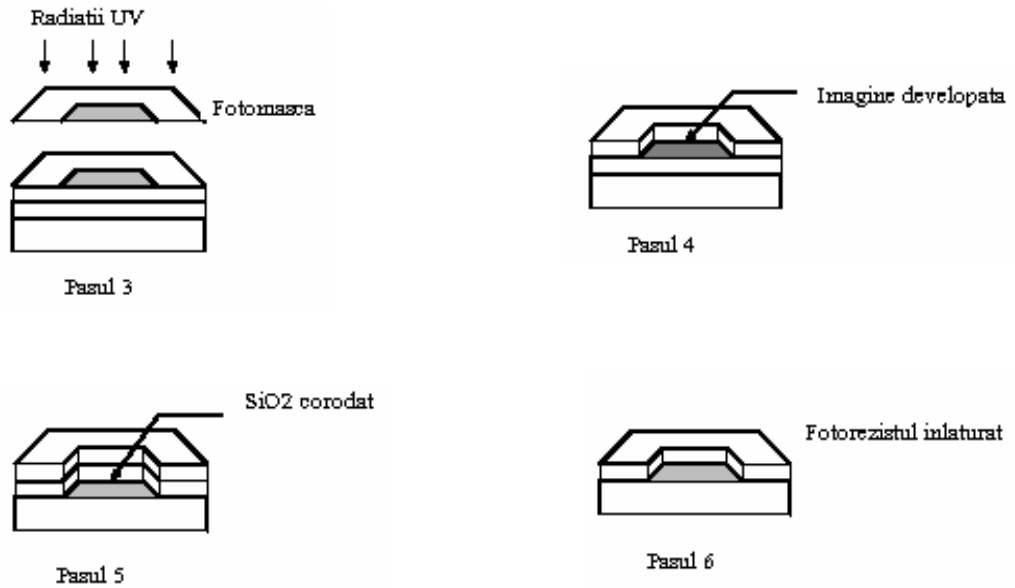
Litografia reprezinta etapa de baza in transferarea formelor geometrice de pe masti pe materialul de pe suprafata plachetei. Formele materialului definesc ferestrele/taieturile de contact, interconexiunile intre diferitele straturi de metal, zonele de dielectric ale portilor etc. Intreaga reprezentare geometrica a circuitului este redusa la o structura pe niveluri. De exemplu, nivelurile de metalizare sau de difuzie poarta numele de niveluri de masti. Circuitul integrat este realizat prin transferul secvential al formelor de pe fiecare masca, nivel cu nivel, pe suprafata de *Si*. In functie de tehnologia utilizata, masca poate fi pentru intreaga placheta sau pentru un circuit/structura de pe placheta. Pentru tehnologiile, care necesita precizie si rezolutie mai mari, masca corespunde unui circuit/structura, iar placheta este baleiata sub forma de rastru, pentru transpunerea formelor, in procesul de multiplicare a circuitelor de pe placheta. Procesul litografic este esential pentru fabricatie si se caracterizeaza printr-un nivel coborat, in sensul ca, pe parcursul activitatii de proiectare a circuitului, detaliile procesului nu sunt avute in vedere de catre proiectant, chiar daca este vorba de un circuit specializat. Astfel, procesul litografic poate fi gandit ca un macro sau, la nivelul limbajului de asamblare, ca un microcod.

Trecerea in revista a etapelor de baza ale unui proces litografic.

- Pe suprafata plachetei se aplica o pelicula dintr-un polimer fotosensibil, care se usuca si este apoi supus unei radiatii de ultraviolete printr-o masca fotografica, corespunzatoare formeii dorite. Radiatiile ultraviolete se utilizeaza pentru a reduce fenomenul de difractie.
- In timpul expunerii polimerul reactioneaza cu radiatia ultravioleta, fie prin intarirea, fie prin slabirea lanturilor macromoleculare. Dupa expunere, suprafata plachetei este developata, ceea ce face ca ea sa contina imaginea, la nivelul peliculei de polimer, pe materialul fotosensibil. In functie de polimer, in timpul developarii, se inlatura, fie suprafata expusa, fie cea neexpusa.
- Placheta este plasata intr-un mediu, care corodeaza zonele neprotejate de catre forma realizata din polimer. Din aceasta cauza, polimerul mai poarta numele de *rezist* sau *fotorezist*, in cazul in care se foloseste lumina in procesul litografic.

Detalii privitoare la procesul litografic sunt date mai jos:

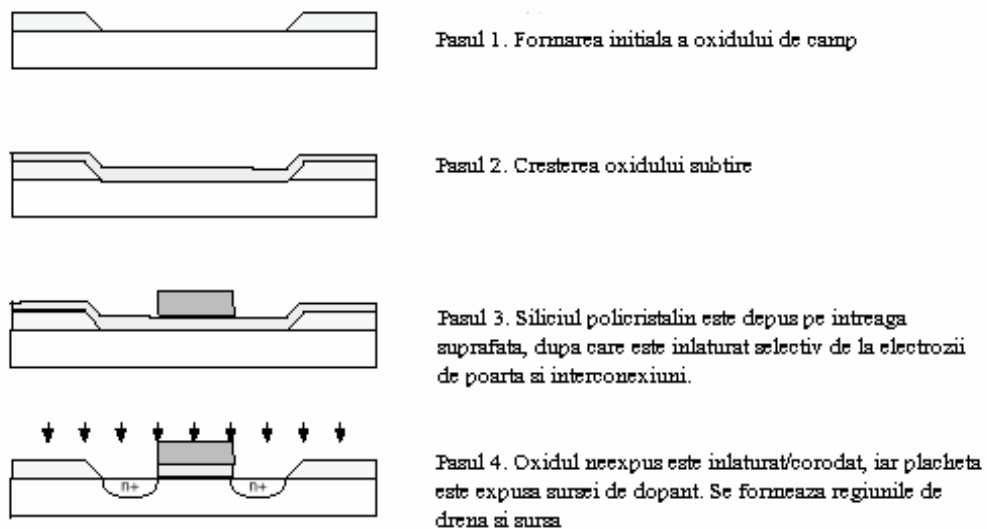


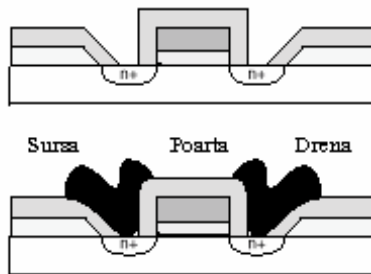


4.4. Procesul CMOS simplificat.

4.4.1 Un proces NMOS simplu.

Inainte de a examina un proces CMOS, este util sa se ilustreze pe scurt etapele fabricarii tranzistorului de tip NMOS, conform celor de mai jos.





Pasul 5. Intreaga structura este acoperita cu SiO_2 . Se corodeaza ferestrele de contact pentru a permite conexiunea cu straturile inferioare.

Pasul 6. Se depun traseele de metal si se corodeaza pentru a realiza interconexiunile cerute.

- Pasul 1. Se formeaza oxidul de camp SiO_2 initial. Deschiderile in oxid definesc regiunile active.
- Pasul 2. Se creste oxidul subtire, definit adesea ca "thinox".
- Pasul 3. Se depune siliciu policristalin pe intreaga suprafata. Acesta este inlaturat selectiv din zonele electrozilor de poarta si ale interconexiunilor.
- Pasul 4. Oxidul subtire neexpus este indepartat/corodat, iar placheta este expusa sursei de dopare.
- Pasul 5. Intreaga structura este acoperita cu SiO_2 , iar ferestrele/taieturile de contact sunt corodate, pentru a permite efectuarea conexiunilor cu straturile inferioare.
- Pasul 6. Metalul, pentru interconexiuni, este evaporat si apoi corodat, pentru a realiza interconexiunile finale.

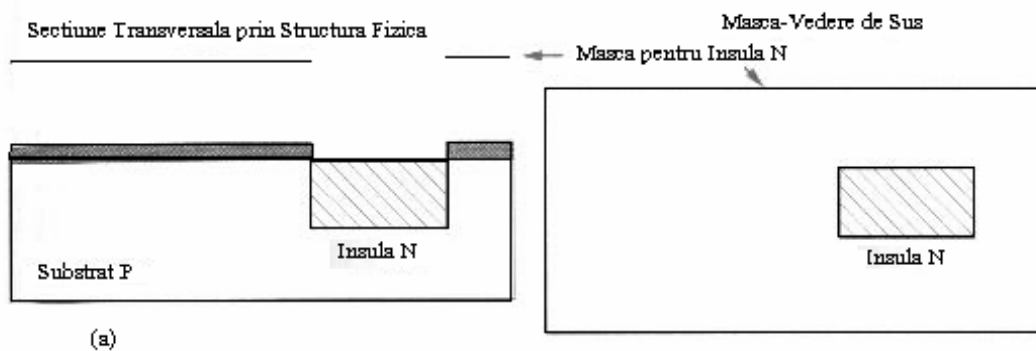
Este important sa se sublinieze faptul ca jonctiunile de difuzie sunt realizate numai in regiunile in care poarta de siliciu policristalin nu mascheaza substratul inferior. Acesta este un proces cu autoalinieare. In aceasta maniera, regiunile de drena si sursa nu se extind sub poarta, ceea ce reduce capacitatea parazita, care ar fi putut degrada performanta. Initial, dispozitivele MOS utilizau metal, in calitate de material pentru poarta. Aceste tehnologii, in mod inerent, erau mai lente, datorita capacitatilor parazite. Trebuie, de asemenea, subliniat faptul ca, ori de cate ori, un traseu de siliciu policristalin intersecteaza un traseu de difuzie, se formeaza un tranzistor. Regiunile de drena si sursa sunt marcate cu N^+ sau n^+ , subliniind faptul ca ele sunt puternic dopate, pentru a imbunatati contactele ohmice cu metalul, pentru a reduce rezistentele parazite si pentru a transfera rapid sarcina in canal, la aplicarea tensiunii pe poarta. Un alt avantaj este acela al reducerii dependentei capacitatii portii de tensiune.

4.4.2. Un proces CMOS cu insula N.

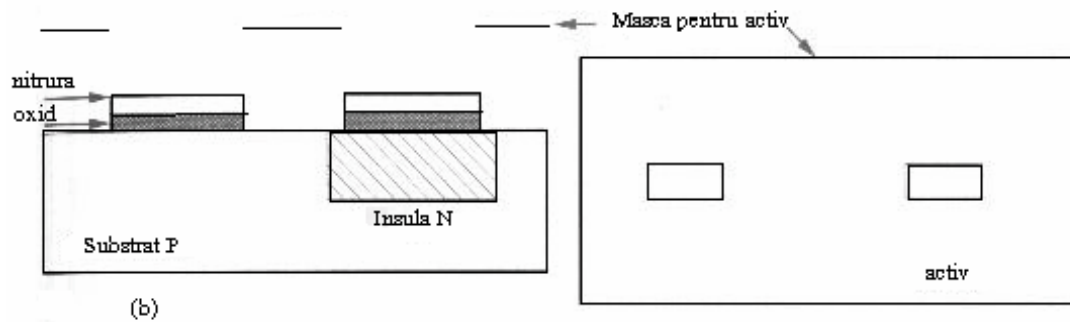
O abordare comuna in fabricarea structurii CMOS, cu insula N, este aceea de a porni de la o placheta dopata usor P si de a crea pe aceasta o insula N, pe care se formeaza un tranzistor de tip P. In zona nativa P, a substratului se realizeaza tranzistorul N.

In cele ce urmeaza vor fi prezentate etapele principale ale unui proces CMOS, cu insula de tip N. In realitate, etapele prelucrării plachetei sunt relativ complexe si depind de linia de fabricatie. Fiecare etapa este ilustrata printr-o sectiune transversala in structura CMOS, cat si prin masca asociata etapei.

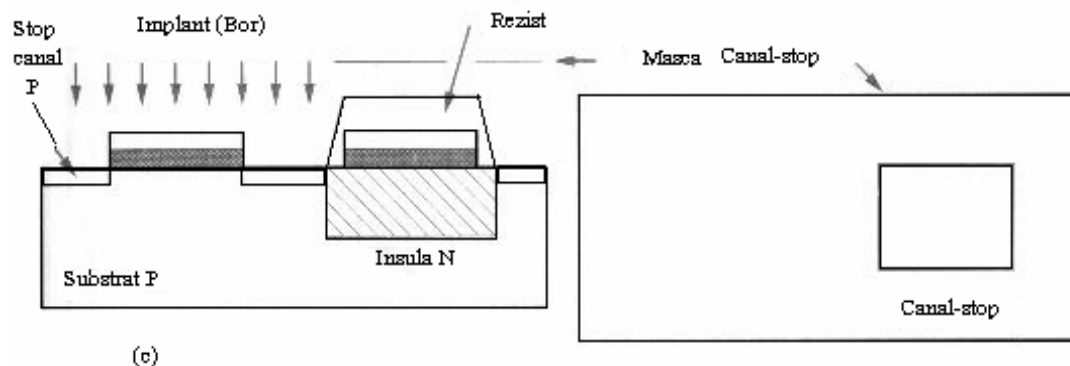
- In etapa (a) masca defineste insula N, in care se va realiza tranzistorul P. Insula P este realizata prin implantare ionica sau prin difuzie. Implantarea ionica are avantajul de a crea insule de mica grosime, ceea ce satisface procesele care presupun dimensiuni mici, in timp ce difuzia, realizandu-se in toate directiile, cu cat este mai profunda, cu atat se raspandeste lateral. Astfel, in cazul difuziei pot fi afectate structurile vecine, ceea ce impune zone mai mari de separare fata de acestea, avand drept consecinta reducerea densitatii componentelor pe structura.



- Masca urmatoare (b) poarta numele *activa*, intrucat ea defineste zonele in care va fi prezent oxidul subtire, necesar realizarii portilor tranzistorilor N si P, cat si a surselor si drenelor acestora, prin implantare ionica sau difuzie. Aceasta masca mai poarta numele de *masca pentru oxidul subtire* sau *mesa*. In cadrul acestei etape se creste un strat subtire de SiO_2 , care se acopera cu SiN , pentru a forma un strat de mascare, necesar urmatoarelor doua etape.



- In aceasta etapa (c) se realizeaza implantarea pentru ceea ce se numeste canal-stop. Aceasta foloseste masca insula-P, care este complementara mastii insula-N, pentru a dopa P+ substratul in zonele in care nu se afla tranzistoare N, folosind o masca de fotorezist. Aceasta dopare, cat si stratul gros de oxid, ce va acoperi aceste zone, vor impiedeca realizarea unei conductii intre zonele drena/sursa ale unor tranzistoare, care nu au nici o legatura intre ele.

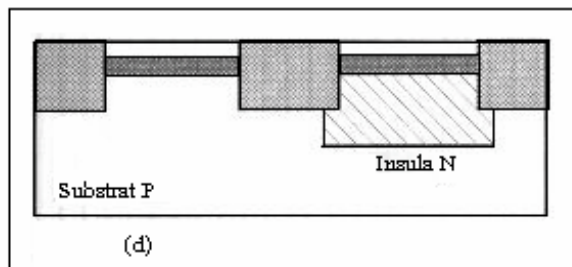


- Dupa implantarea canal-stop, masca din fotorezist este inlaturata, ceea ce permite definirea regiunilor active de catre structura SiO_2/SiN mascata anterior. In continuare este format stratul gros de oxid, in zonele in care stratul de SiN este absent. Stratul de oxid se formeaza, atat in directie verticala, cat si pe orizontala/lateral, sub structura SiO_2/SiN (d). Aceasta extindere laterala poarta numele de “cioc de pasare”, datorita formei pe care o capata, si are ca efect reducerea dimensiunilor zonelor active. Astfel, latimea canalului unui tranzistor va

fi mai mica decat cea presupusa la realizarea mastii. Aceasta tehnica, de realizare a stratului gros de oxid, poarta numele de LOCOS (Local Oxidation Of Silicon).

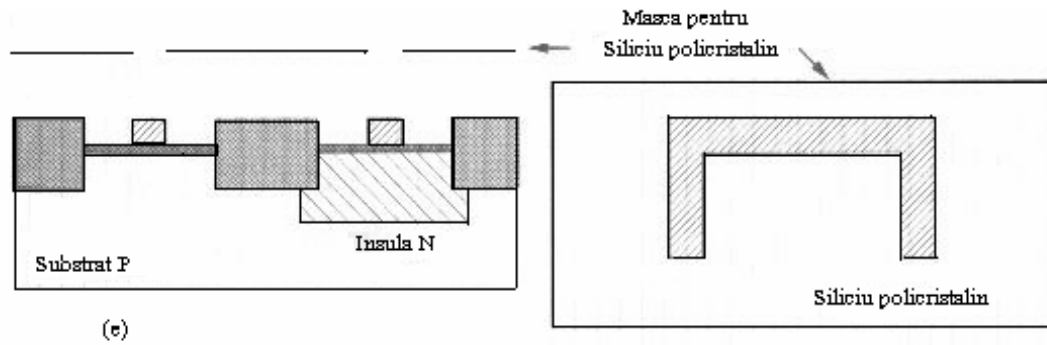
In scopul reducerii efectului mentionat mai sus, s-au propus diferite metode, printre care si cea numita SWAMI (Side Wall Masked Isolation)

Un alt aspect important este cel legat de planaritatea interfetei intre oxidul subtire, de poarta, si oxidul gros, de camp. In cazurile in care diferentele de cote intre cele doua straturi sunt mari, exista pericolul fisurarii traseelor de metal, care se depun in zonele de interfata intre cele doua straturi de oxid. Pentru a preintampina un asemenea fenomen, se recurge la o serie de tehnici de “planarizare”. Una dintre tehnici consta in precorodarea plachetei substrat, pe o adancime egala cu jumatatea grosimii stratului gros de oxid, in zonele care vor fi acoperite de catre acesta. In continuare va fi format stratul de oxid LOCOS, in conditiile unei “planaritati” satisfacatoare.



- In aceasta etapa, se va efectua o ajustarea a tensiunii de prag a tranzistorului N, folosind masca de fotorezist pentru insula P. Procesele de fabricatie curente presupun o dopare N+ a siliciului policristalin. In conditiile proceselor corespunzatoare dispozitivelor de mici dimensiuni, concentratiile normale de dopare au ca rezultat tensiuni de prag de $0,5 \div 0,7$ V, pentru dispozitivele de tip N, si de $-1,5 \div 2,0$ V, pentru dispozitivele de tip P. Astfel, pentru dispozitivele de tip P ajustarea tensiunii de prag se va face intr-o masura mai mare decat cea a tensiunii de prag, pentru dispozitivele de tip N. Aceasta se realizeaza prin introducerea unui strat suplimentar, incarcat negativ, la interfata intre siliciu si oxid. In acest mod canalul de la interfata siliciu /oxid se deplaseaza in siliciu, in adancime, formand un dispozitiv cu “canal ingropat”. Dupa aceasta este format oxidul de poarta.

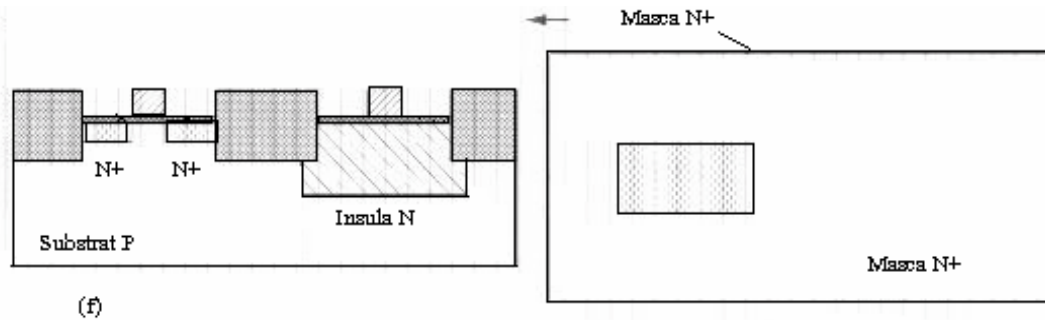
- Definirea portii implica acoperirea suprafetei cu siliciu policristalin, dupa care are loc indepartarea acestuia, prin corodare, pentru a obtine forma dorita, in cazul de fata un “U” intors (e). Dupa cum este cunoscut, in cazul portii din siliciu policristalin, are loc o autoalinierie a regiunilor drena-sursa.



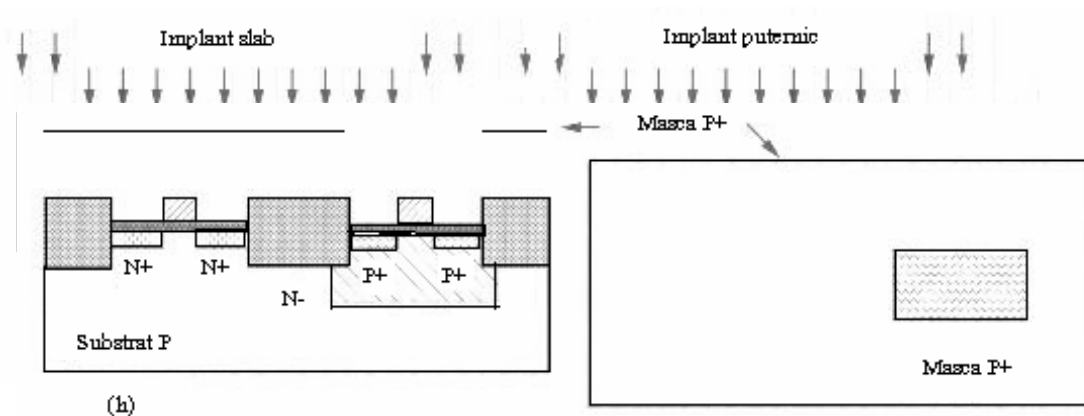
- In continuare se utilizeaza o masca N+, pentru a specifica zonele de difuzie si de siliciu policristalin, care vor fi implantate N+ (f). Daca zona N+ se afla pe substratul de tip P, atunci se formeaza un tranzistor cu canal N. In cazul cand zona N+ este plasata pe o insula de tip N, se va obtine un contact *ohmic* la insula. Acesta are, evident, un caracter rezistiv. Aceasta masca mai poarta numele de *select*, deoarece selecteaza acele regiuni in care se formeaza tranzistoarele de tip N.

Dupa cum este cunoscut, in cazul proceselor, care presupun dimensiuni reduse pentru dispozitive, se face simtit efectul “electronilor fierbinti”. Acestia, datorita energiei pe care o posedata, pot disloca goluri la dreapta, care sunt preluate de catre substratul incarcat negativ, ceea ce duce la aparitia unui curent de substrat. Electronii fierbinti au efecte negative asupra timpului de reimprospatare, la memoriile dinamice, asupra zgomotului si a fenomenului de “latc-up”. In cazul cand acestia penetreaza oxidul portii, apare si un curent de poarta, care poate degrda tensiunea de prag, curentul de subprag si transconductanta. Pentru a evita asemenea fenomene se recurge la un proces de formare a zonelor surs/dreapta in doua etape. Mai intai se realizeaza, in aceste zone, o structura putin adanca, usor dopata N (LDD-Light Doped Drain structure), ca in figura (g), in zonele neacoperite de siliciul policristalin. In continuare se creste un oxid de “spatiere”, peste traseul de siliciu policristalin al portii, dupa care are loc o implantare N+. Aceasta nu va afecta zona aflat la limita portii, sub oxid. Dupa

inlaturarea oxidului de “spatiere” rezulta o structura mult mai rezistenta la efectele electronilor fierbinti. Procesele curente de 0,25 μm nu vor utiliza tehnica LDD.

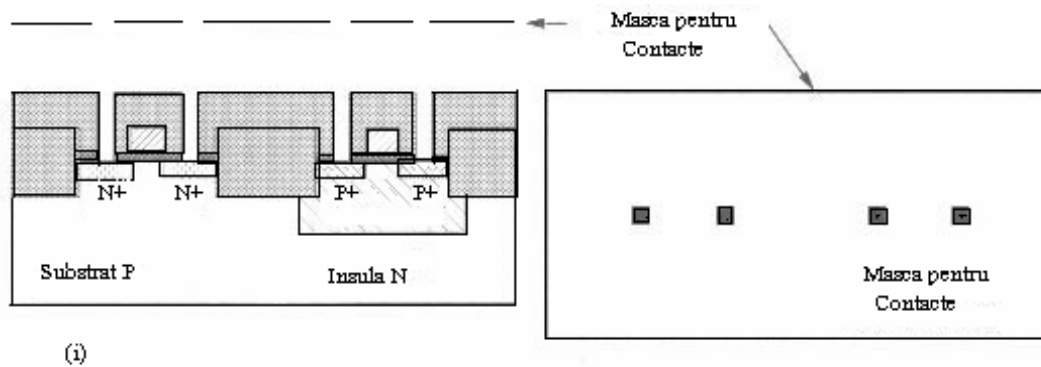


- Urmatoarea etapa utilizeaza complementul mastii N+, cat si o masca suplimentara. Absenta unei regiuni N+, in zonele acoperite de catre oxidul subtire, specifica faptul ca acestea vor fi zone de difuzie P+ sau zone active Zona activa P, pe o insula N, defineste fie tranzistoare de tip P, fie fire (h). O difuzie de tip P+, pe un substrat P, permite realizarea unui contact *ohmic*. Dupa aceasta se depune un strat de SiO₂. In cazul tranzistoarelor de tip P, nu se pune

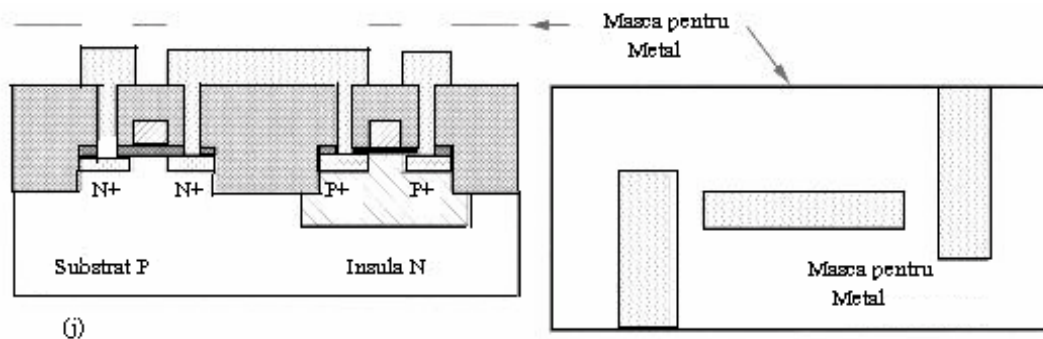


problema unei etape LDD, intrucat, in acest caz, purtatorii fierbinti nu au aceleasi efecte ca in cazul tranzistoarelor de tip N.

- In aceasta etapa se definesc taieturile de contact, ceea ce presupune corodarea SiO_2 pana la stratul cu care trebuie sa se realizeze contactul (i). Aceasta permite, in cadrul urmatoarei etape, sa se efectueze contacte cu regiunile de difuzie sau siliciu policristalin.



- Pentru realizarea contactelor se face o metalizare a suprafetei, urmata de o corodare selectiva.



- Ultima etapa, neilustrata printr-un desen, se refera la *pasivizarea* intregii suprafete a siliciului, cu practicarea unor taieturi, prin corodare, in zonele ploturilor de contact. Pasivizarea consta in acoperirea structurii, cu un strat de sticla, in scopul protejarii acesteia fata de eventualele contaminari, care ar modifica in mod nedorit comportarea circuitului.