

Capitolul 1. Notiuni de baza privind structura sistemelor numerice integrate pe Scara Foarte Mare.

Integrarea pe Scara Foarte Mare a circuitelor electronice reprezinta una dintre tehnologiile de varf ale industriei moderne. Cunoscuta in engleza sub prescurtarea VLSI (Very Large Scale Integration) aceasta tehnologie asigura componentele de baza si structurile functionale necesare realizarii unei game extrem de largi de produse si sisteme, pentru cele mai diverse aplicatii, incepand cu cele de uz casnic si terminand cu cele pentru industria aerospaciala.

Principalele avantaje ale produselor realizate in tehnologia VLSI se refera la implementarea unor sisteme cu o mare complexitate functionala in capsule de mici dimensiuni, in conditiile unui consum mic de putere si a unei fiabilitati extrem de ridicate.

Fara utilizarea tehnologiei VLSI nu ar fi de conceput echipamnetele intalnite in bunurile de larg consum, intre care se pot mentiona:

- masinile de spalat cu comanda programata, cuptoarele cu microunde, frigidererele;
- echipamentele audio de mare fidelitate, televizoarele, aparatele de fotografiat, ceasurile electronice, sisteme de securitate pentru locuinte;
- calculatoarele personale, calculatoarele personale ultramobile, tabletele, IPod-urile, calculatoarele de buzunar, jucariile electronice;
- echipamentele medicale pentru masurarea tensiunii arteriale, echipamente portabile pentru masurarea si inregistrarea tensiunii, pulsului, electrocardiogramelor, echipamentele pentru asigurarea unei bune conditii fizice;
- telefoanele mobile, pager-ele etc;
- injectia electronica pentru automobile, calculatoare de bord, sensori pentru centurile de siguranta si pentru presiunea in anvelope, sisteme de alarmare etc.

Incepand cu inventarea tranzistorului, in anul 1947, tehnologia dispozitivelor semiconductoare a evoluat continuu. Din punctul de vedere al complexitatii, circuitele integrate s-au dezvoltat exponential. Spre exemplu, primul microprocesor, pe 4 biti, aparut in anul 1971, avea circa 1700 de tranzistoare, iar in anul 1990 microprocesoarele pe 32 de biti aveau deja peste 150.000 de tranzistoare. Procesoarele moderne utilizeaza

peste zeci si sute de milioane de tranzistoare (Fig.1.). Toate aceste exemple demonstreaza viabilitatea legii lui Moore, care afirma faptul ca numarul de tranzistoare plasate pe o singura pastila se dubleaza la circa 18 luni.

Name	Date	Transistors	Microns	Clock speed	Data width	MIPS
8080	1974	6,000	6	2 MHz	8 bits	0.64
8088	1979	29,000	3	5 MHz	16 bits 8-bit bus	0.33
80286	1982	134,000	1.5	6 MHz	16 bits	1
80386	1985	275,000	1.5	16 MHz	32 bits	5
80486	1989	1,200,000	1	25 MHz	32 bits	20
Pentium	1993	3,100,000	0.8	60 MHz	32 bits 64-bit bus	100
Pentium II	1997	7,500,000	0.35	233 MHz	32 bits 64-bit bus	~300
Pentium III	1999	9,500,000	0.25	450 MHz	32 bits 64-bit bus	~510
Pentium 4	2000	42,000,000	0.18	1.5 GHz	32 bits 64-bit bus	~1,700
Pentium 4 "Prescott"	2004	125,000,000	0.09	3.6 GHz	32 bits 64-bit bus	~7,000

Fig. 1. Evolutia in timp a numarului de tranzistoare pe pastila pentru cateva procesoare Intel

Perfectionarea proceselor tehnologice in domeniul circuitelor integrate a permis, de asemenea, reducerea dimensiunilor dispozitivelor, ceea ce se poate exemplifica prin reducerea lungimii canalului tranzistorului elementar de la 5 μm , in 1985, la 0,35 μm , in 1997 si la 0,70 nm in 2005. In acelasi timp au crescut dimensiunile discurilor din siliciu monocristalin, care reprezinta suportul pe care se realizeaza structurile larg integrate. Evolutia in timp a unor elemente definitorii pentru circuitele integrate se poate urmari in tabelul din figura 1.

Intarzierea in propagarea semnalelor s-a redus cu trei ordine de marime in ultimii 20 de ani, ceea ce se reflecta in cresterea frecventei ceasului microprocesoarelor de la circa

1MHz in 1975 la pesete 1 GHz in anul 2000. In acelasi timp s-au redus in mod continuu costurile de fabricatie. Astfel, in cazul memoriilor RAM, costul pe bit s-a micorat de la circa 1 cent, in 1970, la 10^{-4} - 10^{-5} centi, in prezent.

Actualmente, pentru circuitele integrate folosite in calculatoarele electronice, se folosesc numeroase tehnologii, care se pot grupa in *tehnologii bipolare* si *tehnologii MOS*

Tehnologii bipolare:

- TTL (Transistor Transistor Logic):
 - TTL-S (Schottky TTL),
 - TTL-LS (Low-Power Schottky TTL)
 - TTL-AS (Advanced Schottky TTL),
 - TTL-ALS (Advanced Low-power Schottky TTL),
 - FAST (Fairchild Advanced Schottky TTL).

- ECL (Emitter Coupled Logic).
- I²L (Integrated Injection Logic).

Tehnologii MOS:

- PMOS (MOS canal P).
- NMOS (MOS canal N):
 - HMOS (High performance MOS).
- CMOS (Complementary MOS):
 - HCMOS (High density CMOS),
 - ACL (Advanced CMOS Logic).
- MNOS (Metal Nitride Oxide Semiconductor):
 - FAMOS (Floating gate Avalanche injection MOS),
 - FLOTOX (FLOating gate Tunnel Oxide).

Circuitele integrate care se folosesc in constructia calculatoarelor se plaseaza in categoriile: *standard*, *specifice aplicatiilor* (ASIC - Application Specific Integrated Circuits) si *programabile/configurabile*.

La randul lor circuitele ASIC se impart in:

- Circuite personalizate la cerere (Semi-Custom):
 - Circuite predifuzate (Gate Arrays).
- Circuite realizate la comanda (Custom):
 - Circuite precaracterizate (Standard Cells),
 - Circuite realizate complet la cerere (Full Custom).

Se aminteste ca tranzistorul a fost inventat in anul 1947 si ca primele exemplare ocupau o suprafata de $3,5 \text{ mm}^2$. La sfirsitul anilor 50 a aparut circuitul integrat care, grupand pe aceeasi pastila mai multe tranzistoare, a avut o evolutie spectaculoasa in sensul dublarii numarului de componente pe pastila, la fiecare 18 luni. Aceasta s-a datorat in primul rand numeroaselor perfectionari ale proceselor tehnologice, care au permis rezolutii de ordinul a $2,5\mu\text{m} - 0,09 \mu\text{m}$. In continuare se vor da unele date privind tehnologiile circuitelor VLSI, in general, evolutia memoriilor si a procesoarelor

Evolutia tehnicilor de fabricatie a circuitelor integrate este unica in istoria industriei moderne. Tendintele privind cresterea vitezei, marirea densitatii, cat si reducerea costului circuitelor integrate s-au mentinut in mod constant, pe parcursul ultimilor 30 de ani. In continuare sunt ilustrate tendintele de scalare a tehnologiei.

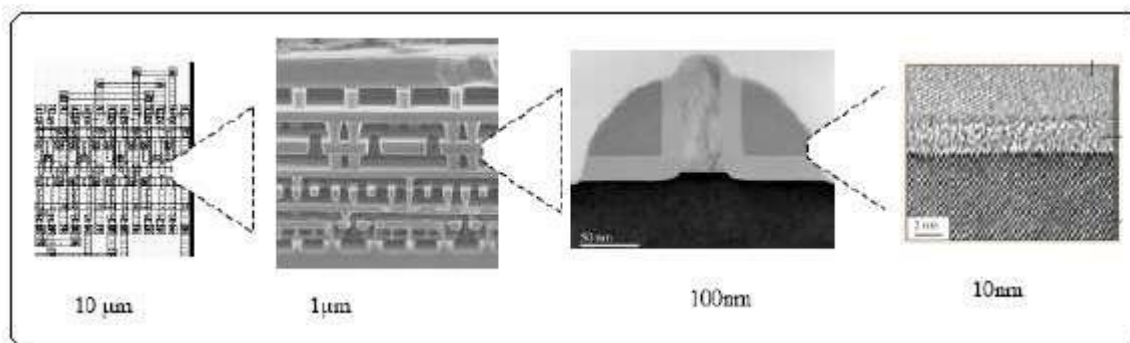


Fig. 2. Structuri reprezentative pentru un circuit integrat la diverse niveluri de detaliere de la $10\mu\text{m}$ la 1nm . (IBM, Fujitsu).

Mai jos se prezinta evolutia in timp a complexitatii procesoarelor, ca numar de dispozitive pe un circuit integrat. Pentium IV, care se producea in 2003, avea circa 50.000.000 tranzistoare MOS, pe o pastila de 2x2 cm².

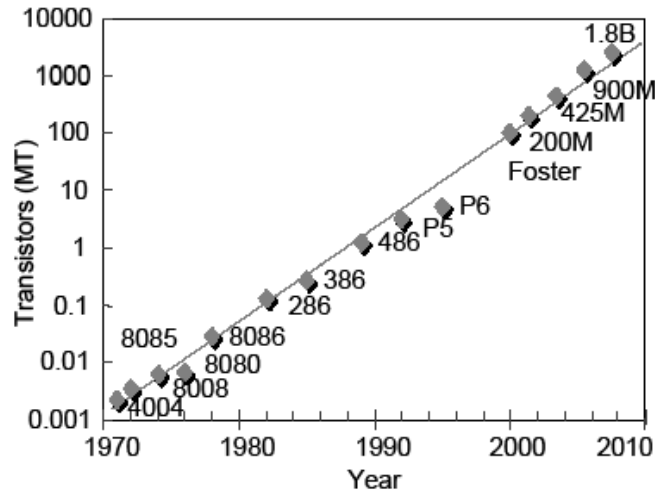


Fig.3.Complexitatea dispozitivelor din punctul de vedere al numarului de tranzistoare.

Incepanad cu memoria de 1Kb, realizata de catre Intel, in 1971, memoriile semiconductoare au avut o evolutie sustinuta in termeni de capacitate si performanta (timp de acces): 256Mb in anul 2000, 1Gb in anul 2004, cu tinta de 16Gb, in 2008, conform ITRS (International Technology Roadmap for Semiconductor Technology).

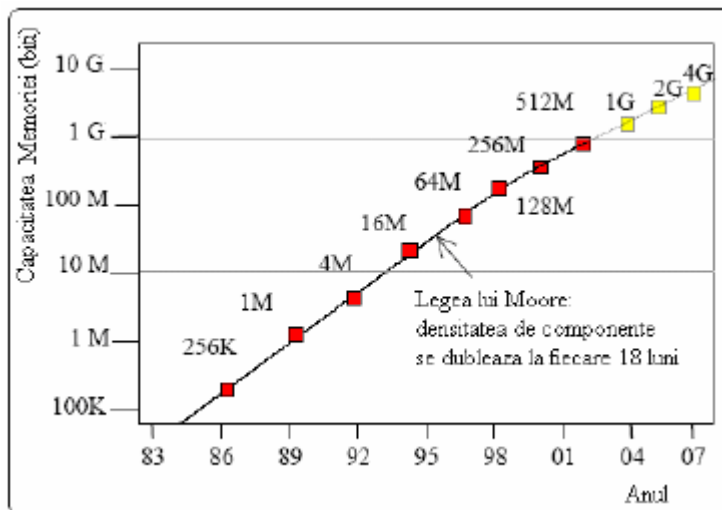


Fig. 4. Evolutia capacitatii in biti a circuitelor de memorie (ITRS)

Organizarea la nivelul planului de amplasare a blocurilor componente ale unui microcontrolor industrial destinat aplicatiilor in industria automobilelor este prezentata mai jos. Pe langa unitatea de prelucrare (procesor) microcontrolorul mai posedea diverse tipuri de memorii: EPROM, FLASH si RAM.

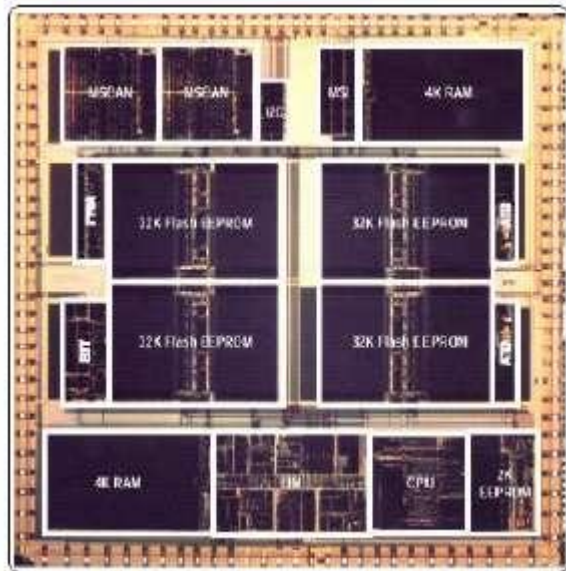


Fig.5. Planul de amplasare a blocurilor componente ale unui microcontrolor industrial.

In ceea ce priveste reducerea dimensiunilor, se vor considera patru generatii de tehnologii pentru circuitele integrate la nivelurile de:

- micrometru;
- submicrometru, 1990 - tehnologie 0,8 μm ;
- adanc submicrometru (deep submicron), 1995 – tehnologie 0,3 μm ;
- ultra-adanc submicrometru (ultra deep submicron) – tehnologie 0,1 μm .

Conform figurii de mai jos cercetarea se afla cu circa 5 ani inaintea productiei de masa, in ceea ce priveste tehnologia. In anul 2007 procesele litografice au coborat sub 0,07 μm . Litografia, exprimata in μm , corespunde celor mai mici forme, care pot fi realizate pe suprafata unui circuit integrat.

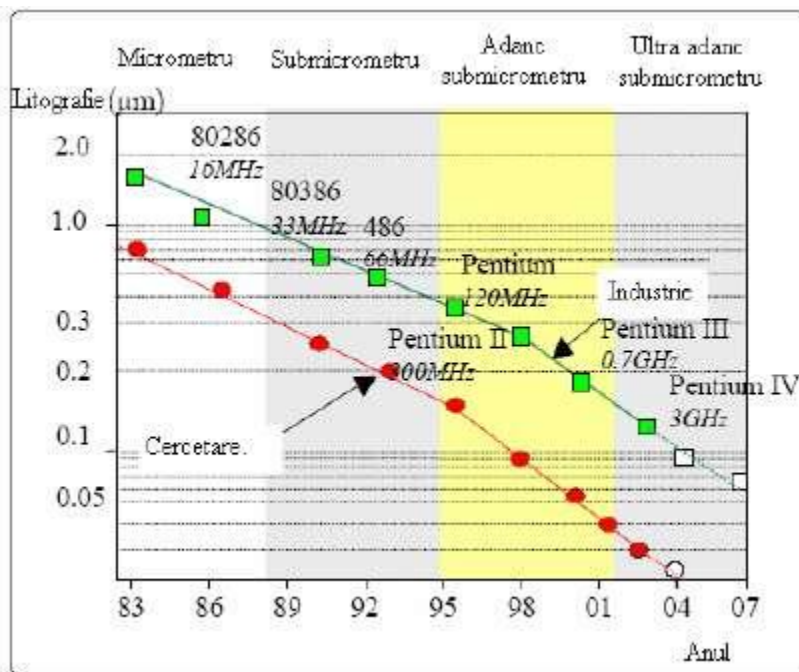


Fig. 6. Evolutia tehnologiilor proceselor litografice.

Evolutia frecventei ceasului pentru microprocesoarele si microcontroloarele performante a fost, de asemenea, influentata de reducerea dimensiunilor dispozitivelor integrate. Examinarea microprocesoarele Intel, destinate calculatoarelor personale (PC), si de la microcontroloarele Motorola, dedicate aplicatiilor din industria de automobile, pune in evidenta doua tendinte. Industria PC-urilor necesita procesoare extrem de rapide, care se caracterizeaza printr-o putere disipata mare (30-100 W), in timp ce industria automobilelor solicita controloare incorporate, cu functii numeroase si sofisticate, cu memorii de diverse tipuri si circuite de interfata capabile sa asigure diferite protocoale de comunicatii. Tendintele evolutiei frecventelor de lucru in cele doua situatii sunt asemanatoare.

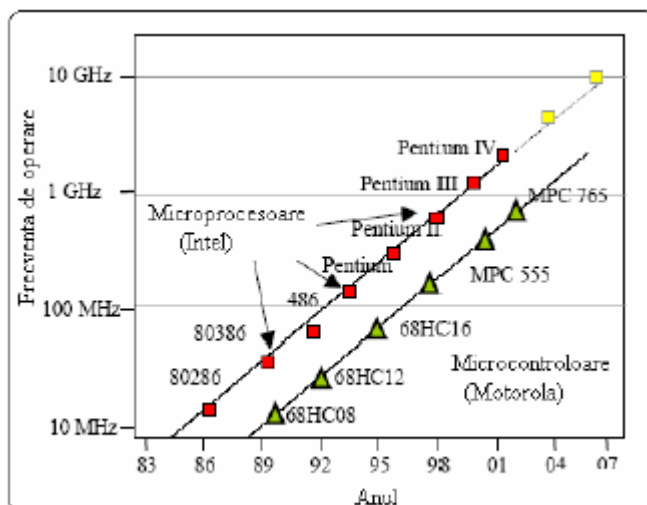


Fig. 7. Evolutia frecventelor de operare pentru microprocesoare si pentru microcontroloare.

Tabela de mai jos prezinta parametrii mai importanti si evolutia lor odata cu perfectionarea tehnologiilor. Trebuie mentionate cresterea numarului de straturi de metal, pentru interconectari, reducerea tensiunii de alimentare VDD, micșorarea grosimii stratului de oxid al portii, pana la dimensiuni atomice. Se remarca, de asemenea, cresterea dimensiunilor pastilei, cat si marirea numarului de ploturi de I/E, disponibile pe o singura pastila.

Litografia	Anul	Straturi de metal	Tensiunea de alimentare (V)	Grosimea Oxidului (nm)	Aria Circuitului mm x mm	Ploturi de I/E	Fisierul de reguli Microwind2
1.2 μ m	1986	2	5.0	25	5x5	250	Cmos12.rul
0.7 μ m	1988	2	5.0	20	7x7	350	Cmos08.rul
0.5 μ m	1992	3	3.3	12	10x10	600	Cmos06.rul
0.35 μ m	1994	5	3.3	7	15x15	800	Cmos035.rul
0.25 μ m	1996	6	2.5	5	17x17	1000	Cmos025.rul
0.18 μ m	1998	6	1.8	3	20x20	1500	Cmos018.rul
0.12 μ m	2001	6-8	1.2	2	22x20	1800	Cmos012.rul
90nm	2003	6-10	1.0	1.8	25x20	2000	Cmos90n.rul
70nm	2005	6-12	0.8	1.6	27x20	3000	Cmos70n.rul

Fig. 8. Parametrii mai importanti si evolutia lor odata cu perfectionarea tehnologiilor.

Procesul CMOS de 1,2 μm specifica dispozitive NMOS si PMOS cu lungimea minima a canalului de 0,8 μm . Pachetul de proiectare *Microwind* poate fi configurat in tehnologia CMOS 1,2 μm folosind comanda: "File-> Select Foundry", si selectand din lista regulile de proiectare "cmos12.rul". Liniile de metal au latimea de 2 μm , iar adancimea zonelor de difuzie este de circa 1 μm .

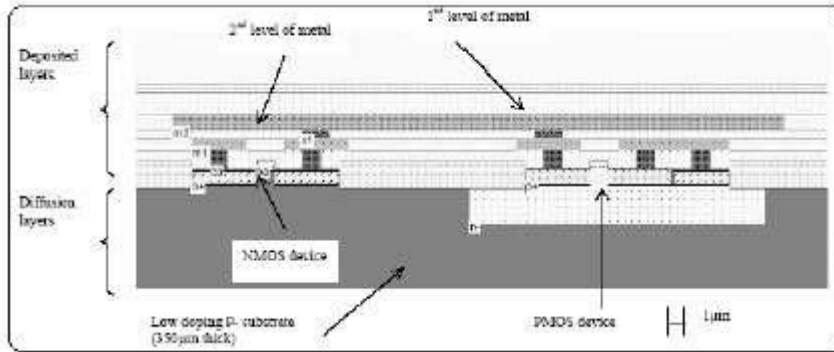


Fig. 9. Sectiune transversala printr-un dispozitiv CMOS in tehnologia 1.2 μm (CMOS.MSK).

Tehnologia CMOS 0,35 μm dispune de 5 straturi de metal si de dispozitive MOS cu lungimea canalului de 0,35 μm . Dispozitivul MOS include difuzii laterale ale drenei, cu izolatii de oxid in sant putin adanc. Pachetul de proiectare *Microwind* poate fi configurat in tehnologia CMOS 0,35 μm folosind comanda: "File-> Select Foundry" si selectand "cmos035.rul", din lista regulile de proiectare. Latimile traseelor de metal sunt mai mici decat 1 μm . Adancimea zonelor de difuzie este mai mica decat 0,5 μm

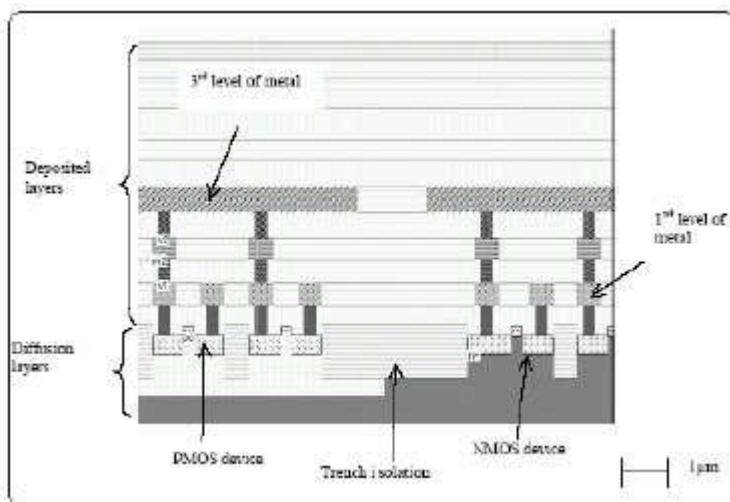


Fig. 10. Sectiune transversala printr-o structura CMOS in tehnologia 0,35 μm (INV3.MSK).

Ca o consecinta a perfectionarii procesului litografic, pe aceeasi arie de siliciu se pot implementa mai multe functii. Cresterea numarului de straturi de metal, pentru interconectari, a condus la o utilizare mai eficienta a ariei de siliciu, ca si pentru circuitul imprimat. De asemenea, dispozitivele MOS pot fi plasate la distante mai mici unul fata de celalalt.

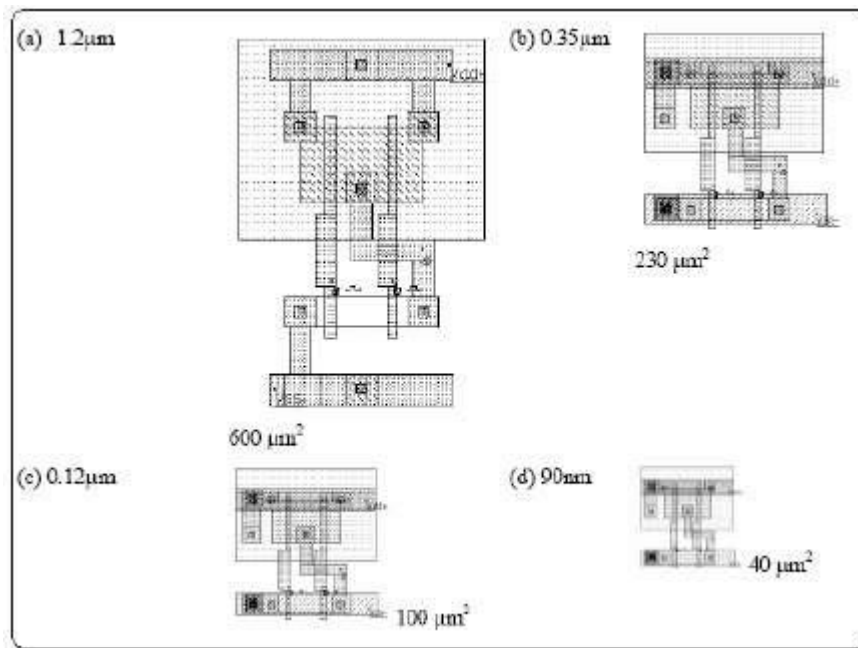


Fig. 11. Evolutia ariei de Si utilizata pentru implementarea portii NAND, poarta care reprezinta circa 20% din portile utilizate in ASIC.

Cresterea densitatii conduce la reducerea ariei si la micsorarea capacitatilor parazite ale jonctiunilor si interconexiunilor, avand ca efect cresterea vitezei de operare. In acelasi timp, dimensiunile mai mici ale dispozitivelor permit, in continuare, sporirea vitezei de lucru, respectiv, cresterea frecventei ceasului.

Dimensiunile discurilor (wafers) de Si au crescut in mod continuu. Un diametru mai mare al discului inseamna mai multe structuri produse in acelasi timp, dar necesita echipamente ultra-performante pentru manipularea si prelucrarea acestora, cu precizie la scara atomica. Aceasta tendinta este prezentata in figura de mai jos.

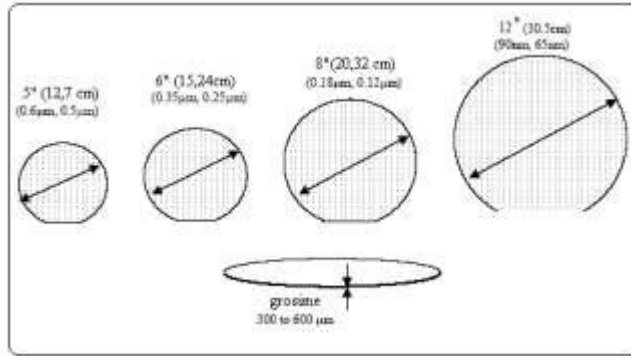


Fig. 12. Evolutia dimensiunilor discurilor (wafers) de Si.

1.1 Familii de circuite integrate.

In functie de tehnologiile utilizate, circuitele integrate pot fi clasificate in mai multe familii, dupa cum se poate observa in diagrama din figura 13.

Fiecare tehnologie se caracterizeaza prin cost, performanta, timp de proiectare, avantaje si dezavantaje. Intrucat tehnologia MOS este cea mai raspandita actualmente se va insista asupra acesteia in continuare.

Tehnologia MOS este utilizata in circuitele integrate pe sacra larga, de la ariile de porti simple pana la microprocesoare.

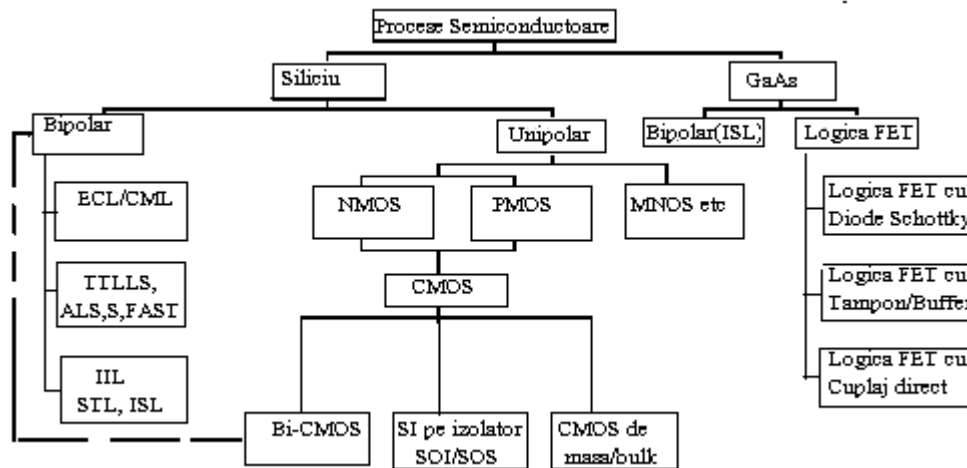


Fig. 13. Procese pentru dispozitive semiconductoare.

Dintre caracteristicile tranzistorului MOS se mentioneaza urmatoarele:

- realizarea unei densitati mari de tranzistoare, deoarece dispozitivele MOS consuma o putere mai mica decat dispozitivele TTL;

- nivelurile de la iesirea circuitelor sunt fie V_{DD} , fie GND, ceea ce corespunde logicii cu restaurare, intrucat semnalele logice corespund nivelurilor maxime/minime de tensiune.

1.1.1. MOS

Tranzistorul MOS tipic este prezentat in figura 14. El consta intr-un substrat de siliciu monocristalin, regiunile de difuzie sursa si drena, oxidul izolator si poarta din siliciu policristalin. In functie de substrat si de difuzii exista doua tipuri de tranzistoare: NMOS si PMOS.

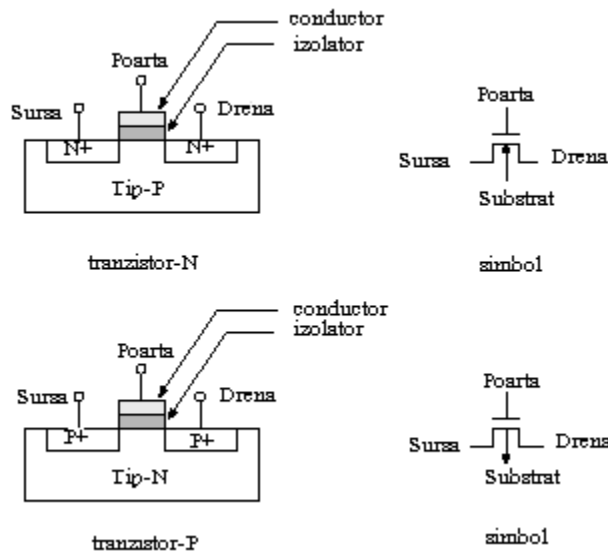


Fig14. Tipuri de tranzistoare MOS

Tranzistorul de tip N (NMOS) are un substrat dopat P , cu impuritati de tip acceptor: B, In, Ga, in timp ce regiunile de difuzie sunt dopate N^+ cu impuritati de tip donator: P, As. Tranzistorul de tip P (PMOS) este realizat pe un substrat de tip N , si cu regiuni de difuzie de tip P^+ . Zonele de difuzie se caracterizeaza printr-o rezistivitate mai coborata pentru a realiza un bun contact cu stratul de metal.

Poarta, de regula, este realizata printr-un proces de depunere chimica din siliciu policristalin dopat N , pentru a-i mica rezistivitatea.

Elementul izolant al portii este SiO_2 sau o varianta a acestuia. Dioxidul de Si are o grosime mai mica de 1000 Å si o rezistivitate $\rho \approx 10^{16} \Omega \text{cm}$. Firele de legatura sau conexiunile se realizeaza

prin trei tipuri de materiale conductoare: metal, siliciu policristalin si difuzie. Zonele constituite din metal, siliciu policristalin si difuzie sunt separate prin material izolator SiO_2 .

Procesele moderne presupun straturi multiple de metal pentru transmitia semnalelor. Foarte rar se folosesc trasee de siliciu policristalin pentru transmiterea semnalelor electrice. Contactele intre straturile cu proprietati electrice diferite se realizeaza prin taieturi in stratul izolant. Atunci cand sunt separate printr-un strat izolant, un traseu dintr-un material dat se poate intersecta cu un traseu dintr-un alt material, fara a se constata efecte majore, cu singura exceptie a suprapunerii unui traseu de siliciu policristalin cu un traseu de difuzie. In acest caz se realizeaza un tranzistor.

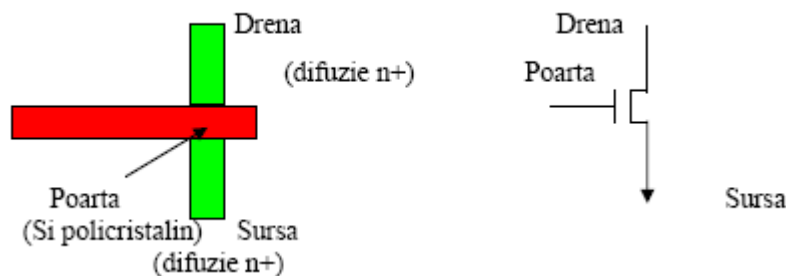


Fig. 15. Realizarea unui tranzistor NMOS.

Detalii privind procesele de fabricatie vor fi prezentate intr-un capitol special.

Tranzistoarele MOS sunt unipolare, in sensul ca functionarea lor se bazeaza pe un singur tip de purtatori: electroni (dispozitivele NMOS) si goluri (dispozitivele PMOS). Intrucat mobilitatea electronilor este mai mare decat cea a golurilor, dispozitivele NMOS sunt mult mai raspandite.

1.1.1.1. Comutatoare realizate cu tranzistoare MOS.

Intr-o maniera simplificata tranzistoarele MOS pot fi examinate ca simple comutatoare bipozitionale: inchise/deschise. Operarea comutatorului este asigurata prin tensiunea aplicata pe poarta, caracterizata prin nivelul ridicat sau coborat. Tranzistorul MOS realizeaza o cale inchisa sau deschisa, intre sursa si drena, cand este conectat intr-un circuit.

Comutatorul are o rezistenta interna, care poate influenta capabilitatile acestuia de a transmite semnalul nealterat.

Codificand cu valorile logice "0" si "1" nivelurile de tensiune $0V/GND$ si $+5V/V_{DD}$, operarea tranzistorului MOS, in calitate de comutator, poate fi examinata din punctul de vedere al algebrei

logicii, al algebrei Booleene. Operarea tranzistoarelor NMOS si PMOS, in calitate de comutatoare este ilustrata in figura16:

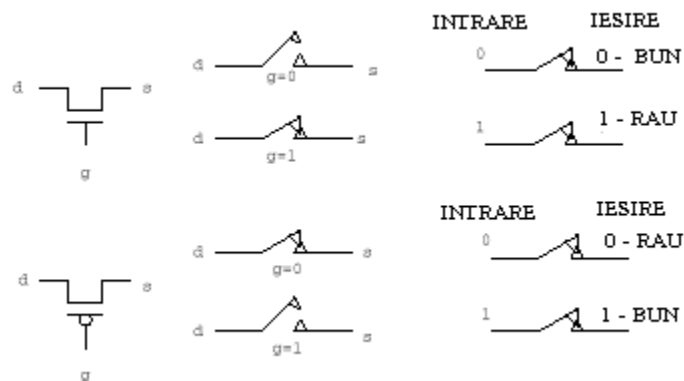


Fig. 16. Operarea tranzistoarelor la nivelul comutatoarelor.

La un tranzistor/comutator NMOS, cand poarta se afla la nivel logic "1", comutatorul este inchis/conduce, drena si sursa sunt conectate, iar curentul curge de la drena la sursa. In cazul in care poarta se afla la nivel logic "0", comutatorul este deschis/nu conduce, drena si sursa nu sunt conectate, fluxul curentului intre drena si sursa este intrerupt.

Comutatorul PMOS poseda proprietati complementare in raport cu comutatorul NMOS. Astfel, atunci cand poarta se afla la "1" logic, comutatorul este deschis curentul fiind intrerupt intre sursa si drena, iar cand poarta se afla la "0" logic, comutatorul este inchis si curentul curge intre sursa si drena.

Comutatorul NMOS transmite foarte bine "0" logic si mai putin bine "1" logic. Pe de alta parte, comutatorul PMOS conduce foarte bine "1" logic si mai putin bine "0" logic. Astfel, o combinatie de comutatoare NMOS si PMOS in paralel, controlate pe porti cu semnale de comanda in antifaza/ complementare, va transmite la fel de bine "0" logic si "1" logic. Aceasta idee se afla la baza conceptului de dispozitive CMOS (MOS Complementar). In figura17 se prezinta schema unui astfel de comutator/ poarta de transfer (T-gate) CMOS.

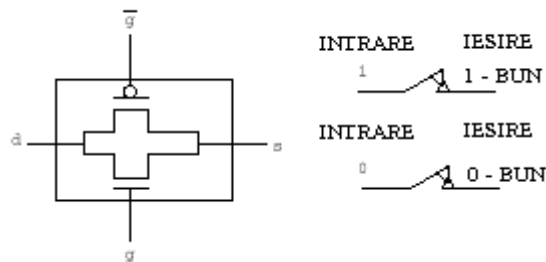


Fig.17. Poarta de transfer.

1.1.2 CMOS

Dupa cum s-a mentionat anterior, dispozitivele CMOS preiau avantajele dispozitivelor NMOS si PMOS. Unul din avantajele majore, fata de utilizarea exclusiva a tranzistoarelor NMOS sau PMOS, consta in aceea ca dispozitivele CMOS au un consum redus de putere. CMOS reprezinta actualmente tehnologia cea mai raspandita pentru realizarea structurilor numerice integrate pe scara larga. In sectiunile care urmeaza se vor prezenta combinatii de comutatoare pentru realizarea portilor logice de baza, intalnite in sistemele numerice.

1.1.2.1 Inversorul NOT/NU.

Componenta fundamentala a unui sistem numeric o reprezinta inversorul. In tehnologia CMOS, un inversor este realizat prin legarea in serie a unui tranzistor PMOS si a unui tranzistor NMOS. In timpul operarii este inchis fie tranzistorul NMOS, fie tranzistorul PMOS, in timp ce celalalt tranzistor este deschis. Astfel, iesirea este fortata fie la V_{DD} , de catre dispozitivul PMOS, fie la V_{SS} , de catre dispozitivul NMOS. In ambele cazuri nu va curge nici un curent intre V_{DD} si V_{SS}/GND , deoarece unul dintre tranzistoare va fi deschis. Astfel, nu va exista un curent permanent care sa curga de la V_{DD} la V_{SS}/GND si, in consecinta, nici o putere disipata in curent continuu. Aceasta proprietate recomanda utilizarea circuitelor CMOS in aplicatiile in care se impune un consum mic de putere.

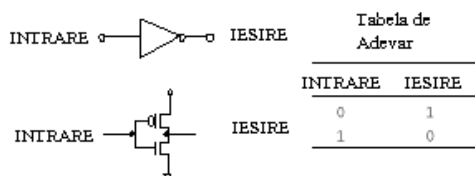


Fig.18. Inversorul CMOS.

1.1.2.2 Functia AND/SI.

Pentru realizarea unei porti AND/SI se pot utiliza fie doua comutatoare NMOS, fie doua comutatoare PMOS, in serie (fig19). constituite din porti AND-NMOS si AND-PMOS in paralel, controlate pe porti cu semnale in antifaza/complementare.

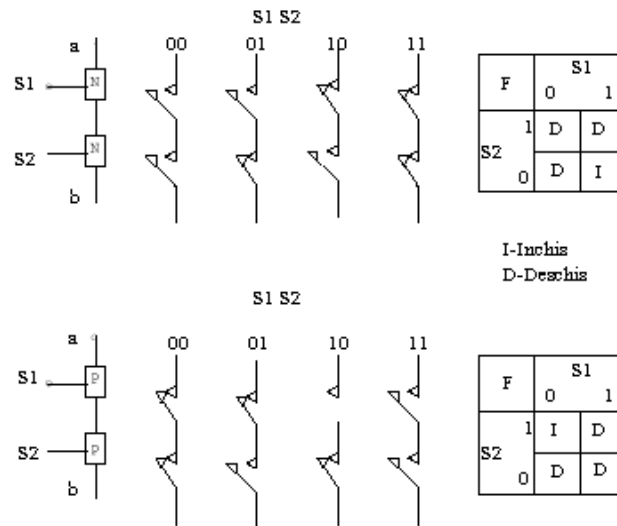


Fig. 19. Implementarea functiei SI.

Conexiunea intre punctele a si b este realizata ,in cazul in care portile tranzistoarelor NMOS sunt comandate cu "1" logic, in timp ce, in situatia utilizarii tranzistoarelor PMOS, portile acestora trebuie sa fie comandate cu "0" logic. Pentru a conduce la fel de bine nivelurile logice "1" si "0" se pot imagina structuri.

Adesea functia AND/SI este realizata prin conectarea in cascada a unui circuit NAND/SI-NU si a unui inversor. Desi solutia ar putea ocupa un spatiu mai mare pe pastila de Si, ea are avantajul ca nivelurile semnalelor, care corespund valorilor logice "1" si "0", se apropie de valorile V_{DD} si V_{SS} .

1.1.2.3. Poarta NAND/SI-NU.

Poarta NAND se obtine prin conectarea in serie intre V_{DD} si V_{SS} a doua structuri constand in doua tranzistoare PMOS, in paralel, si doua tranzistoare NMOS, in serie, ca in figura20.

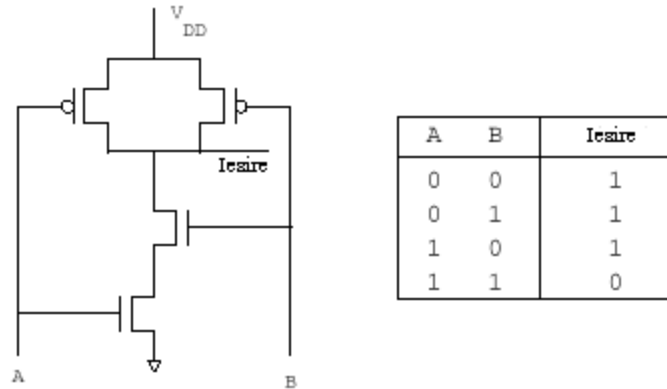


Fig.20. Poarta NAND/SI-NU

Iesirea se obtine de la nodul la care converg cele doua structuri. Structura serie “trage jos”, formata din tranzistoare NMOS reprezinta duala structurii paralele “trage sus”, constituita din circuite PMOS. Nivelurile de semnal obtinute la iesire se apropie de valorile V_{DD} si V_{SS} .

Pe langa avantajele oferite de circuitele CMOS, acestea prezinta o serie de probleme de care trebuie sa se tina seama in proiectare si operare. Dintre aceste se mentioneaza: partajarea sarcinii si “efectul de corp”, care vor fi studiate intr-unul din capitolele urmatoare.

1.2. Modalitati de reprezentare.

In procesul de proiectare, circuitele numerice integrate pot fi reprezentate sub aspect comportamental, structural si fizic. In cele ce urmeaza se va face o scurta descriere a acestor modalitati de descriere a circuitelor. Proiectantii de circuite integrate incearca sa utilizeze cat mai mult reprezentari, care fac abstractie de nivelul fizic si de tehnologie, intrucat aceasta din urma evolueaza rapid. Descrierea proiectului se realizeaza la un nivel de abstractizare cat mai inalt, in cadrul caruia se pot evita si corecta eventualele erori. Tranzitiaia catre reprezentarile pe niveluri mai joase, mai apropiate de tehnologie, se realizeaza cu ajutorul uneltelor de proiectare asistata de calculator (CAD – Computer Aided Design), care fiind automatizate nu mai pot introduce erori.

1.2.1. Reprezentarea comportamentala.

Reprezentarea comportamentala se refera la modul in care un sistem numeric dat reactioneaza la un set de stimuli aplicati la intrare. Comportamentul poate fi specificat cu ajutorul ecuatiilor Booleene, al tabelor valorilor de intrare si iesire sau al algoritmilor pe care ii implementeaza.

Acestia din urma pot fi descriși în limbaje de programare de nivel înalt sau în limbaje specializate pentru descrierea hardware-ului: VHDL (Very High Speed Integrated Circuit Hardware Description Language), Verilog, ELLA etc.

Scopul urmărit de către diversele sisteme moderne de proiectare constă în transformarea specificațiilor de operare a sistemului, date la nivelul cel mai înalt posibil de descriere, într-un proiect viabil, în timpul cel mai scurt.

Pentru ilustrare se va considera un sumator binar pentru numere cu n ranguri. Acesta se obține prin legarea în cascada a n sumatoare de câte un bit. Un sumator pentru numere de câte un bit are ca intrări operanzii A , B și transportul C , iar ca ieșiri operanzii: S (suma) și Co (transportul către rangul superior).

Sumatorul de un bit se poate descrie cu ajutorul tabelii de adevăr de mai jos:

A	B	C	Co	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

sau cu ajutorul următoarelor ecuații Booleene, care definesc ca funcții pe S și Co :

$$S = \bar{A} \bar{B} C \cup \bar{A} B \bar{C} \cup A \bar{B} \bar{C} \cup ABC$$

$$Co = AB \cup AC \cup BC$$

Descrierea la nivel algoritmic a funcției Co , în limbajul Verilog are următoarea formă:

```

module carry (co, a, b, c);
output co;
input a, b, c;
assign co = (a+b) | (a+c) | (b+c);
endmodule

```

Circuitul care implementează funcția Co poate fi specificat comportamental sub aspect Boolean, ca primitivă, în următoarea manieră:

```

primitive carry (co, a, b, c);
output co;
input a,b,c;
table
// a b c co
1 1 ? : 1 ;
1 ? 1 : 1 ;
? 1 1 : 1 ;
? 0 0 : 0 ;
0 ? 0 : 0 ;
0 0 ? : 0 ;
endtable
endprimitive

```

unde ? specifica o valoare 0 sau 1 (don't care/indiferenta).

Descrierea este independenta de tehnologie, fiind realizata la nivel logic. Nu se specifica modul de implementare si nici performantele privind intarzierile/viteza de operare. Uneori descrierea comportamentala implica specificare duratelor fronturilor semnalelor manipulate de poarta/circuitul in cauza. De exemplu, daca se doreste sa se specifice faptul ca semnalul co se modifica cu o intarziere de 10 unitati de timp, dupa modificare semnalelor a sau b sau c, descrierea comportamentala poate lua urmatorul aspect:

```

module carry (co, a, b, c) ;
output co;
input a, b, c;
wire #10 assign co = (a+b) | (a+c) | (b+c);
endmodule

```

Spre deosebire de limbajele de nivel inalt C, Pascal, FORTRAN etc., folosite pentru dezvoltarea de software, limbajele de tip HDL permit descrierea concurentei, a intarzierilor, a dimensiunii cuvintului si a vectorilor binari intr-o maniera convenabila, ceea ce face ca ele sa fie extrem de raspandite in proiectarea sistemelor VLSI.

Reprezentarile comportamentale sunt utilizate pentru a capta algoritmul. Ele pot avea aspecte diferite, de la exemplele simple de mai sus, pana la descrierile unor procesoare complexe de

semnal. Avantajul lor consta in aceea ca permit descrierea si verificarea proiectului la nivel functional. Dezavantajul major se refera la faptul ca descrierea comportamentala nu se poate implementa direct si eficient in hardware.

1.2.2. Reprezentarea structurala.

Reprezentarea structurala a unui sistem numeric prezinta modul in care sunt interconectate componentele sistemului in vederea realizarii unei functii date sau a unui anumit comportament.

Descrierea structurala consta intr-o lista de module si de interconexiuni ale acestora.

Nivelurile abstracte ierarhice, ale descrierii structurale se refera la: *module, porti, comutatoare si circuite*. Pe masura parcurgerii ierarhiei de niveluri se evidentiaza detalii privind implementarea.

Pentru exemplificare se va considera cazul unui sumator pe 4 biti, constituit prin conectarea in cascada a patru sumatoare de cate *un* bit. Descrierea este realizata in Verilog HDL.

```
module add4 (s,c4,ci,a,b) ;
input [3:0]a,b;
input ci;
output [3:0]s;
output c4;
wire [2:0]co;
add a0 (co[0],s[0],a[0],b[0],ci);
add a1 (co[1],s[1],a[1],b[1],c[0]);
add a2 (co[2],s[2],a[2],b[2],c[1]);
add a3 (c4,s[3],a[3],b[3],co[2]);
endmodule
```

Dupa declararea modulului add4, in urmatoarele patru linii sunt definite intrarile si iesirile, iar in linia a cincea se specifica vectorul binar intern, pe trei biti, co. In continuare se apeleaza de patru ori modulul add, a carui descriere se da mai jos:

```
module add (co,s,a,b,c) ;
input a,b,c;
output s,co;
sum s1(s,a,b,c);
carry c1(co,a,b,c);
endmodule
```

Modulul de mai sus specifica un sumator de *un* bit, care este constituit, la randul sau, din doua module pentru calculul sumei (sum) si al transportului (carry).

```
module carry (co,a,b,c) ;
input a,b,c;
output co;
wire x,y,z;
and g1 (x,a,b);
and g2 (y,a,c);
and g3 (z,b,c);
or g4 (co,x,y,z);
endmodule
```

Descrierea de mai sus este independenta de tehnologie deoarece au fost utilizate porti generice, fara a se specifica implementarea lor.

In cazul unei implementari in tehnologie CMOS, modulul carry poate fi descris la nivelul tranzistoarelor componente.

Tranzistoarele sunt descrise prin: tip, nume si conexiunile drenei, sursei si portii:

Tip-tranzistor|Nume|Drena(lesire)|Sursa(Data)|Poarta(comanda)

nmos n1 i1 vss a

Descrierea modulului carry, implementat in tehnologie CMOS,

are urmatorul aspect:

```
module carry (co,a,b,c) ;
input a,b,c;
output co;
wire i1,i2,i3,i4,cn;
nmos n1 (i1,vss,a);
nmos n2 (i1,vss,b);
nmos n3 (cn,i1,c);
nmos n4 (i2,vss,b);
nmos n5 (cn,i2,a);
pmos p1 (i3,vdd,b);
pmos p2 (cn,i3,a);
pmos p3 (cn,i4,c);
pmos p4 (i4,vdd,b);
```

```
pmos p5 (i4,vdd,a);  
pmos p6 (co,vdd,cn);  
nmos n6 (co,vss,cn);  
endmodule
```

In comparatie cu descrierea comportamentala, descrierea structurala contine detalii referitoare la nodurile interne, la conexiunile intre componentele primitive sau elementele de comutatie folosite pentru implementare. La nivelurile superioare de descriere ale modulului aceste conexiuni nu sunt relevante.

Descrierile de mai sus nu furnizeaza informatii referitoare la comportarea temporala a modulului carry, deoarece ele sunt realizate la nivelul portilor, la nivelul circuitelor de comutatie.

Unul din limbajele de descriere structurala care surprinde, printre altele, si comportarea temporala a modulelor este limbajul SPICE.

In SPICE tranzistoarele sunt specificate prin inregistrari, care contin urmatoarele campuri:

Mnume drena poarta sursa substrat tip W = latime L = lungime AD = aria drenei AS =
aria sursei

Numele tranzistoarelor incep cu majuscula M. Tipul specifica daca este un tranzistor
nmos sau pmos.

Capacitatile sunt descrise astfel:

Cnume nodul-1 nodul-2 valoare

De exemplu un NAND cu doua intrari poate fi descris in SPICE dupa cum urmeaza:

```
.SUBCKT NANDVDD VSS A B OUT  
MN1 I1 A VSS VSS NFET  
MN2 OUT B I1 VSS NFET  
MP1 OUT A VDD VDD PFET  
MP2 OUT B VDD VDD PFET  
.ENDS
```

unde A si B reprezinta terminalele de intrare, iar OUT este terminalul de iesire. Reprezentarea structurala permite introducerea unor parametrii suplimentari si a dimensiunilor tranzistoarelor.

Astfel, specificarea unei porti NAND are aspectul de mai jos:

```

.SUBCKT NAND VDD VSS A B OUT
MN1 I1 A VSS VSS NFET W=8U L=4U AD=64P AS=64P
MN2 OUT B I1 VSS NFET W=8U L=4U AD=64P AS=64P
MP1 OUT A VDD VDD PFET W=16U L=4U AD=128P AS=128P
MP2 OUT B VDD VDD PFET W=16U L=4U AS=128P AS=128P
CA A VSS 50fF
CB B VSS 50fF
COUT OUT VSS 100fF
.ENDS

```

Simulatorul SPICE calculeaza capacitatile parazite interne ale tranzistoarelor MOS, folosind modele adecvate, pe baza dimensiunilor specificate pentru dispozitive.

Pentru a introduce si influenta capacitatilor traseelor interne, prin care se conecteaza dispozitivele, se evalueaza valorile acestor capacitati ce se conecteaza la nodurile corespunzatoare. Astfel, modulul poate fi caracterizat sub aspectul vitezei de operare, al puterii disipate si al conectivitatii. Rezultatele obtinute in urma simularii: intarzieri, duratele fronturilor crescatoare si cazatoare etc, pot fi furnizate descrierilor la nivel logic sub forma de intarzieri.

1.2.3. Reprezentarea fizica.

Descrierea fizica a sistemelor numerice furnizeaza informatii privind modul de constructie al unui circuit particular, care va avea o structura si o comportare date.

Intr-un proces de realizare a circuitelor integrate, specificarea fizica cu nivelul cel mai coborat o reprezinta descrierea geometrica a mastilor fotografice, pentru fiecare etapa a procesului tehnologic. Un exemplu de descriere geometrica este dat, la nivelul mastilor pentru tranzistoare NMOS si PMOS, in figura 21.

Descrierea fizica comporta, de asemenea, mai multe niveluri de abstractie. La nivel de modul, planul fizic pentru un sumator cu patru biti poate fi definit ca un dreptunghi sau un poligon, care specifica limitele externe pentru toata geometria sumatorului, un set de chemari de submodule si o colectie de porturi. Fiecare port corespunde unei conexiuni de I/E in descrierea structurala a sumatorului. Pentru fiecare port se specifica pozitia, stratul, numele, si latimea.

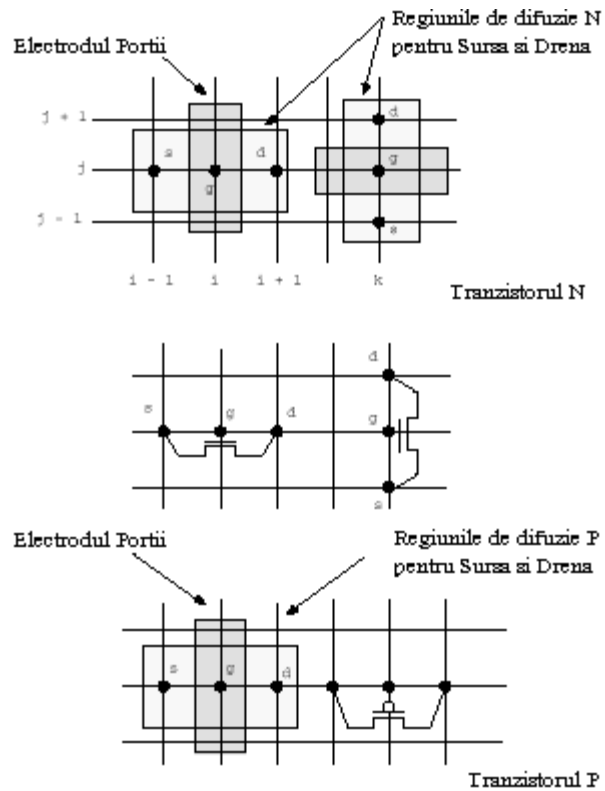


Fig. 21. Descrierea tranzistoarelor la nivelul mastilor.

Pentru exemplificare, in cele ce urmeaza se prezinta descrierea fizica incompleta a unui sumator pe patru biti, intr-un limbaj de descriere fizica ad hoc.

```

module add4 ;
input a[3:0],b[3:0];
input ci;
output s[3:0];
output c4;
boundary [0,0,100,400];
port a[0] aluminium width=1 origin=[0,25];
port b[0] aluminium width=1 origin=[0,75];
port ci polysilicon width=1 origin=[50,100];
port s[0] aluminium width=1 origin=[100,50];
.
add a0 origin = [0,0];
add a1 origin = [0,100];
.
endmodule

```


Porturile sunt indicate prin cuvântul cheie port, iar chemările submodulelor ce reprezintă sumatoare pe un bit sunt specificate prin cuvântul cheie `add`.

La cel mai jos nivel de descriere fizică se fac chemări la tranzistoare, fire și la conexiuni.

Acestea specifică dimensiunile dreptunghiurilor, care se implementează pe diverse straturi ale procesului CMOS. Aici nu se va intra în aceste detalii, poarta CMOS fiind tratată ca un dreptunghi cu frontiere date și cu porturile necesare. Fiecare port are o poziție, un strat de conectare, o lățime și un nume. Aceste informații pot fi utilizate de către un program automat de trasare, care va asigura interconectarea acestor module cu alte proiecte.

Un alt exemplu de reprezentare fizică o reprezintă Forma Intermediară Caltech (CIF), propusă de către Carver Mead, în 1980. În limbajul CIF un circuit este reprezentat sub forma de straturi. Scopul principal al descrierii CIF este acela de a oferi o reprezentare standard, care poate fi citită de către calculator. Pornind de la fișiere CIF se pot genera fișiere specifice diverselor dispozitive de ieșire: display-uri, plotere, imprimante, echipamente pentru generarea masților sub forma de clisee/placi fotografice. Ca exemplu, se prezintă mai jos, un fragment din reprezentarea CIF a unui inversor.

```
DS 101 1 1;  
9 inv{lay};  
0V 1050 5500 -1050 5500 -1050 6700 1050 6700 2163883 2169080;  
94 out 500 1650;  
94 Vdd -1200 5850;  
94 Gnd -1200 -5150;  
94 in -1100 450;  
L CM2;  
P -50 1100 -50 2200 1050 2200 1050 1100;  
P -1650 -100 -1650 1000 -550 1000 -550 -100;  
...  
L CNP;  
P -850 -6000 -850 -4800 850 -4800 850 -6000;  
20  
P -1650 1800 -1650 5500 1450 5500 1450 1800;  
DF;  
C 101;  
E
```

Se intelege de la sine ca un proiectant nu va fi interesat sa desfasoare activitatea de proiectare la acest nivel de reprezentare/abstractizare. El va prefera descrierile la nivel inalt ale sistemelor ce urmeaza a fi implementate. Aceste descrieri, dupa simulari si verificari exhaustive, vor fi compilate in fisiere de tip CIF, in vederea obtinerii mastilor si a unor simulari mai detaliate, avand in vedere atat aspectele geometrice, cat si cele privitoare la procesele tehnologice utilizate.

1.3. Etapele proiectarii.

Proiectarea unui circuit VLSI CMOS implica mai multe etape, care sunt prezentate in diagrama din figura 22, de mai jos. Procesul incepe cu proiectarea conceptuala si se termina cu testarea. Procesul de proiectare necesita cunostinte de: fizica si de circuite, de metodologii de proiectare, in faza de proiectare conceptuala, si de performanta a circuitelor, in etapele de proiectarea a celulelor si de simulare.

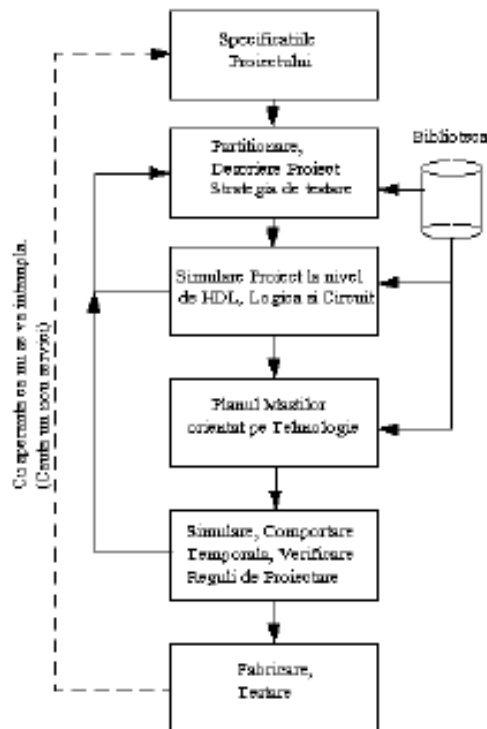


Fig. 22. Etapele obtinerii unui circuit integrat.

Secventa etapelor de proiectare este afectata, de asemenea, de nivelul de abstractie si de etapa la care proiectul este transferat catre producatorul de circuite integrate.

Captarea specificarii proiectului reprezinta una dintre cele mai dificile sarcini. De cele mai multe ori proiectul este specificat in limbaj natural, ceea ce poate induce un anumit grad de imprecizie, fara a mai mentiona imposibilitatea executiei acestei descrieri, in sensul simularii comportamentale. O specificare executabila permite simularea si verificarea functionalitatii.

Secventa de proiectare implica utilizarea unei biblioteci, care va contine modele functionale descrise la nivel inalt, modele de simulare corecte, cat si modelele unor circuite integrate reale. Standardizarea si utilizarea bibliotecilor, permit reutilizarea unor proiecte sau a unor parti de proiect, cat si reducerea timpului de proiectare.

Secventa de proiectare include numeroase bucle de reactie. De exemplu, dupa proiectare schemelor logice ale circuitelor se efectueaza simulari. Daca simularea pune in evidenta o eroare logica, proiectantul va reveni la schemele logice si va corecta eroare, dupa care va efectua din nou simularea. Secventa de proiectare descrisa mai sus poate sa capete aspecte usor diferite, in cadrul diverselor companii

