

## **SUBIECTE - EXAMEN (IUNIE 2008)**

### **I Limbajul Verilog.**

1. Conventii Lexicale.
2. Structura unui Program.
3. Tipuri de Date
  - 3.1 Tipuri de Date Fizice
  - 3.2 Tipuri de Date Abstracte
4. Operatori
  - 4.1 Operatori Arithmetici. Binari.
  - 4.2 Operatori Arithmetici. Unari.
  - 4.3 Operatori Relationali.
  - 4.4 Operatori Logici .
  - 4.5. Operatori la Nivel de Bit.
  - 4.6. Operatori Unari de Reducere.
  - 4.7 Alti Operatori.
  - 4.8 Operator de Precedenta.
- 5 Constructii de Control.
  - 5.1 Selectia: Instructiunile - if si case.
  - 5.2 Repetarea: Instructiunile - for, while si repeat.
- 6 Alte instructiuni.
  - 6.1 Instructiunea - parameter .
  - 6.2 Atribuirea Continua .
  - 6.3 Atribuirri Procedurale Blocante si Nonblocante.
7. Task-uri si Functii .
- 8 Controlul Sincronizarii (Timing).
  - 8.1 Controlul Intarzierii (#) .
  - 8.2 Evenimente.
  - 8.3 Instructiunea wait.
  - 8.4 Instructiunile fork and join.
9. Exemple de descrieri Verilog a unor module hardware.
  - 9.1 Registru.
  - 9.2 Bistabil.
  - 9.3 Atribuire blocanta.
  - 9.4 Atribuire nonblocanta.
  - 9.5 Sumator complet

## 9.6 Exemple de la laborator

### **II Elemente introductive privind informatia.**

1. Introducere – masurarea informatiei.
2. Probleme privind masurarea informatiei.
3. Codificarea informatiei.
  - 3.1.Codificarea cu lungime fixa.
  - 3.2 Codificare cu lungime variabila.
- 4.Detectarea si corectarea erorilor.
  - 4.1. Detectarea erorilor.
  - 4.2. Corectarea erorilor.
5. Probleme I.

### **III Intarzierea in circuitele combinationale, sincronizarea elementelor de memorare a informatiei, calculul perioadei ceasului.**

- 1.Intarzierile in circuitele combinationale
  - 1.1.Tehnologia CMOS - tehnologia de baza în calculul întârzierilor.
  - 1.2.Modelul general al intarzierii in circuitele combinationale.
  - 1.3.Conventii pentru sincronizarea sistemelor numerice.
2. Elemente de memorare cu intrare de ceas.
  - 2.1.Latch/”zavor” transparent:
  - 2.2.Registru/Bistabil de tip D, comandat pe front:
  - 2.3.Realizarea unui Latch.
  - 2.4.Variante de realizare a Latch-urilor CMOS statice.
  - 2.5.Parametrii sincronizarii/timing-ului latch-ului:
  - 2.6. Parametrii sincronizarii bistabilelor:
  - 2.7.Calculul perioadei ceasului in conditiile comenzi pe front:
  - 2.8.Cauzele alunecarii ceasului. Modalitati de combatere a acestui fenomen.
  - 2.9.Comparatie intre skew si jitter:
  - 2.10.Retea de distributie a ceasului.
3. Probleme II
- 4.Componentele Unitatii de Executie:
  - 4.1.Elementele combinationale: blocurile constructive de baza.
  - 4.2.Elementele de memorare: blocurile constructive de baza: registrul, registrele generale, memoria ideală
  - 4.3. Metodologia de sincronizare (clocking)

## **IV Arii/Retele/Tablouri de Porti Programabile. (Field Programmable Gate Arrays - FPGAs)**

1. Ce reprezinta FPGA?
2. De ce se utilizeaza FPGA?
3. Fluxul proiectarii cu FPGA. Descrierea etapelor.
4. Care sunt componentele structurale ale FPGA-urilor.
5. Cum se pot realiza blocurile logice?
6. Blocul logic simplificat utilizat în familia FPGA Xilinx Seria XC 4000.
7. Conexiunea “cross-point”.
8. În ce fel de structuri se pot plasa FPGA-urile? Descrieti succint fiecare structură.

## **V. Modalitati de reprezentare a calculatoarelor.**

1. Reprezentarea functional/comportamentală.
2. Reprezentarea sub forma unei ierarhii de niveluri imbricate.
3. Arhitectura unui calculator
4. Arhitectura Microprocesorului Intel 8080
5. Reprezentarea structurală a unui calculator

## **VI. Bazele Aritmetice ale Calculatoarelor Numerice.**

- 1 Informatia in calculatoarele numerice
  - 1.1. Tipuri de date utilizate la nivelul hardware-lui calculatoarelor numerice.
  - 1.2. Conversia numerelor dintr-o baza in alta.
  - 1.3. Reprezentarea informatiei numerice in calculatoare.
  - 1.4. Coduri de reprezentare a numerelor intregi, cu semn, in calculatoare.
    - Codul direct,
    - Codul invers.
    - Codul complementar.
    - Codul binar-zecimal.
    - Codul in exces.

- 1.5. Terminologia folosita in legatura cu erorile de calcul.
- 1.6. Reprezentarea numerelor in Virgula Mobila Standardul IEEE 754, Formatul Scurt de Baza.
- 1.7. Reprezentarea numerelor in Virgula Mobila Standardul IEEE 754, Formatul Lung de Baza.
- 1.8. Erori in reprezentarea numerelor in virgula mobila.
  - numarul numerelor reprezentabile;
  - numarul care are valoarea/marimea cea mai mare;
  - numarul diferit de zero, care are valoare/marimea cea mai mica;
  - dimensiunea celei mai mari distante intre doua numere succesive;
  - dimensiunea celei mai mici distante intre doua numere succesive;
  - erorile relative.
- 1.9. Coduri alfanumerice:ASCII, EBCDIC, UNICODE.
- 1.10. Coduri detectoare de erori.
- 1.11. Coduri corectoare de erori.

## 2. Operatiile Aritmetice in Calculatoarele numerice.

- 2.1. Procesorul Aritmetic.
- 2.2. Operatii Aritmetice in virgula fixa: Adunarea si Scaderea.
- 2.3. Implementarea sumatoarelor:
  - Sumator cu transport succesiv.
  - Sumator cu intarziere minima.
  - Sumator cu transport anticipat.
  - Sumator cu salvare a transportului.
- 2.4. Operatii Aritmetice in virgula fixa: Inmultirea.
  - Inmultirea in cod direct: solutia paralela, solutia serial-paralela.
  - Inmultirea in cod complementar: solutii directe.
  - Inmultirea in cod direct: metoda lui Booth. Descriere in Verilog.
- 2.5. Operatii Aritmetice in virgula mobila: Schema bloc a Unitatii Aritmetice in Virgula Mobila.

## VII. Micropresesoare integrate structurate pe “transe de biti”

1. Unitati de executie integrate structurate pe transe de biti.
  - 1.1 Unitatea de executie AMD 2901. Schema bloc.
  - 1.2 Multiplexarea datelor de intrare pentru circuitul AMD 2901.
  - 1.3 Conectarea in cascada a circuitelor AMD 2901.
  - 1.4 Formatul microinstructiunii pentru comanda circuitului AMD 2901.
2. Unitati de comanda integrate structurate pe transe de biti.
  - 2.1 Secventiatorul de microprogram AMD 2909. Schema bloc.
  - 2.2 Schema bloc a unei unitati de comanda microprogramata, care contine circuitul AMD 2909.
  - 2.3 Concatenarea circuitelor AMD 2909.
  - 2.4 Formatul microinstructiunii pentru comanda unitatii AMD 2909.