

# CUPRINS

---

## 1. INTRODUCERE

- 1.1. SCURT ISTORIC PRIVIND DEZVOLTAREA ECHIPAMENTELOR DE PRELUCRARE A DATELOR
- 1.2. STUDIU DE CAZ
- 1.3. TENDINȚE GENERALE PRIVIND DEZVOLTAREA DOMENIULUI VLSI

## 2. LIMBAJUL VERILOG HDL

### 2.1. INTRODUCERE

- 2.1.1. ISTORIC
- 2.1.2. CARACTERISTICI ȘI STRUCTURA UNUI PROGRAM VERILOG HDL
- 2.1.3. REPREZENTAREA CIRCUITELOR ȘI SITEMELOR NUMERICE –  
NIVELURI DE ABSTRACTIZARE VERILOG
- 2.1.4. FLUXUL DE PROIECTARE

### 2.2. SINTAXA ȘI SEMANTICA LIMBAJULUI VERILOG HDL

- 2.2.1. CONVENȚII LEXICALE
- 2.2.2. REPREZENTAREA NUMERELOR
- 2.2.3. MODULE; INSTANȚIERI, PARAMETRIZĂRI ȘI IDENTIFICATORI IERARHICI
- 2.2.4. PRIMITIVE PROGRAM
- 2.2.5. TIPURI DE DATE; ȘIRURI

### 2.3. OPERATORI DE LIMBAJ

- 2.3.1. OPERATORI ARITMETICI
- 2.3.2. OPERATORI LA NIVEL DE BIT
- 2.3.3. OPERATORI DE REDUCERE
- 2.3.4. OPERATORI LOGICI
- 2.3.5. OPERATORI DE EGALITATE
- 2.3.6. OPERATORI RELAȚIONALI
- 2.3.7. ALȚI OPERATORI
- 2.3.8. PRECEDENȚA OPERATORILOR

### 2.4. CONSTRUCȚII/INSTRUCȚIUNI VERILOG

- 2.4.1. BLOCURI PROCEDURALE
- 2.4.2. ATRIBUIRI PROCEDURALE
- 2.4.3. CONSTRUCȚII/INSTRUCȚIUNI CONDIȚIONALE
- 2.4.4. CONSTRUCȚII/INSTRUCȚIUNI DE CAZ
- 2.4.5. CONSTRUCȚII/INSTRUCȚIUNI PENTRU REPETARE
- 2.4.6. CONSTRUCȚII/INSTRUCȚIUNI DE DEZACTIVARE
- 2.4.7. ATRIBUIREA CONTINUĂ; PROPAGAREA ÎNTÂRZIERILOR
- 2.4.8. CONTROLUL BLOCURILOR PROCEDURALE; BLOCURI NUMITE
- 2.4.9. BLOCURI SPECIFICE
- 2.4.10. CONTROLUL SINCRONIZĂRII ÎN BLOCURILE PROCEDURALE

### 2.5. TASK-URI ȘI FUNCȚII

- 2.5.1. TASK-URI
- 2.5.2. FUNCȚII

### 2.6. MODELAREA MEMORIILOR ȘI A MAȘINILOR ALGORITMICE DE STARE

### 2.7. SCRIEREA PROGRAMELOR DE TEST

### 2.8. CONCLUZII

### BIBLIOGRAFIE

### **3.ELEMENTE INTRODUCTIVE PRIVIND INFORMAȚIA**

- 3.1.MĂSURAREA INFORMAȚIEI
- 3.1.CODIFICAREA INFORMAȚIEI
  - 3.2.1.CODIFICAREA CU LUNGIME FIXĂ
  - 3.2.2.CODIFICAREA NUMERELOR
  - 3.2.3.NUMERE CU SEMN, REPREZENTAREA ÎN COMPLEMENT FAȚĂ DE 2
  - 3.2.4.CODIFICAREA CU LUNGIME VARIABILĂ
- 3.3.EFICIENȚA CODIFICĂRII
- 3.4.DETECTAREA ȘI CORECTAREA ERORILOR
  - 3.4.1.DETECTAREA ERORILOR
  - 3.4.2.CORECTAREA ERORILOR
- 3.5.SCHEMA DE CODIFICARE CU 4 BIȚI A ERORILOR
- 3.6.SCHEMA DE CODIFICARE CU 5 BIȚI A ERORILOR
- 3.7.APLICAȚII ALE TEORIEI CODURILOR
- 3.8.CONCLUZII
- 3.9.PROBLEME
  - 3.9.1.PROBLEME PRIVIND MĂSURAREA INFORMAȚIEI
  - 3.9.2.PROBLEME PRIVIND DETECTAREA ȘI CORECTAREA ERORILOR, COMPRESIA
- 3.10.RĂSPUNSURI
- BIBLIOGRAFIE

### **4.ELEMENTE INTRODUCTIVE PRIVIND OPERAREA ȘI ORGANIZAREA UNUI SISTEM NUMERIC**

- 4.1.INTRODUCERE
- 4.2.MAȘINA TURING
- 4.3.FUNCȚIONAREA MAȘINII TURING
- 4.4.CONCLUZII

### **5.CONVENȚII DE PROIECTARE**

- 5.1.INTRODUCERE
- 5.2.TRANSFERURILE ÎNTRE REGISTRE
- 5.3.CONEXIUNI PRIN MAGISTRALE

### **6.ÎNTÂRZIEREA ÎN CIRCUITELE COMBINAȚIONALE, SINCRONIZAREA ELEMENTELOR DE MEMORARE A INFORMAȚIEI, CALCULUL PERIOADEI CEASULUI**

- 6.1.GENERALITĂȚI
- 6.2.ÎNTÂRZIERILE ÎN CIRCUITELE COMBINAȚIONALE
- 6.3.CONVENȚII PENTRU SINCRONIZAREA SISTEMELOR NUMERICE
- 6.4.SISTEMELE MARI
- 6.5.ELEMENTE DE MEMORARE CU INTRARE DE CEAS
  - 6.5.1.LATCH/"ZĂVOR" TRANSPARENT
  - 6.5.2.REALIZAREA UNUI LATCH
  - 6.5.3.PARAMETRII SINCRONIZĂRII/TIMING-ULUI LATCH-ULUI
  - 6.5.4.PROIECTE PENTRU CIRCUITELE BISTABILE
- 6.6.CALCULUL PERIOADEI CEASULUI ÎN CONDIȚIILE COMENZII PE FRONT
  - 6.6.1.CAUZELE ALUNECĂRII CEASULUI. MODALITĂȚI DE COMBATERE A ACESTUI FENOMEN
  - 6.6.2.COMPARAȚIE ÎNTRE SKEW ȘI JITTER
  - 6.6.3.REȚEA DE DISTRIBUȚIE A CEASULUI
- 6.7.SINCRONIZAREA - REZUMAT
- 6.8.PROBLEMĂ
- 6.9.COMPONENTELE UNITĂȚII DE EXECUȚIE

- 6.9.1. REGISTRUL
- 6.9.2. REGISTRELE GENERALE
- 6.9.3. MEMORIA IDEALĂ
- 6.9.4. METODOLOGIA DE SINCRONIZARE (CLOCKING)

## **7. ARII/REȚELE/TABLOURI DE PORȚI PROGRAMABILE FIELD PROGRAMMABLE GATE ARRAYS – FPGAs)**

- 7.1. INTRODUCERE
- 7.2. STRUCTURA ARIILOR DE PORȚI PROGRAMABILE
  - 7.2.1. BLOCURILE LOGICE
  - 7.2.2. INTERCONECTAREA BLOCURILOR
- 7.3. FPGA – ORGANIZARE STRUCTURALĂ
- 7.4. FLUXUL PROIECTĂRII CU CIRCUITE FPGA

## **8. MODALITĂȚI DE REPREZENTARE A CALCULATORILOR**

- 8.1. REPREZENTAREA FUNCȚIONAL/COMPORTAMENTALĂ
- 8.2. ARHITECTURA CALCULATORULUI NUMERIC
- 8.3. REPREZENTAREA STRUCTURALĂ A UNUI CALCULATOR
- 8.4. INSTRUCȚIUNILE CALCULATORULUI

## **9. BAZELE ARITMETICE ALE CALCULATORILOR NUMERICE**

- 9.1. INTRODUCERE
- 9.2. SISTEME DE NUMERAȚIE
  - 9.2.1. REPREZENTAREA NUMERELOR
  - 9.2.2. CONVERSIA NUMERELOR DINTR-O BAZĂ ÎN ALTA
- 9.3. REPREZENTAREA INFORMAȚIEI NUMERICE ÎN CALCULATOARE
  - 9.3.1. CODURI DE REPREZENTARE A NUMERELOR ÎNTREGI, CU SEMN, ÎN CALCULATOARE
  - 9.3.2. REPREZENTAREA ÎN VIRGULĂ MOBILĂ
- 9.4. TERMINOLOGIA FOLOSITĂ ÎN LEGĂTURĂ CU ERORILE DE CALCUL
- 9.5. REPREZENTAREA NUMERELOR REALE
- 9.6. STANDARDUL IEEE 754 PENTRU REPREZENTAREA NUMERELOR ÎN VIRGULĂ MOBILĂ
  - 9.6.1. FORMATE
  - 9.6.2. ROTUNJIREA
  - 9.6.3. VALORI SPECIALE
  - 9.6.4. OPERAȚII
  - 9.6.5. EXCEPȚII ȘI CAPCANE
  - 9.6.6. STANDARDUL ARITMETIC
- 9.7. ERORI ÎN REPREZENTAREA NUMERELOR ÎN VIRGULĂ MOBILĂ
- 9.8. STUDIU DE CAZ PRIVIND PIERDEREA DE PRECIZIE  
LA CONVERSIA DE LA ÎNTREGI LA VIRGULĂ MOBILĂ
- 9.9. CODURI ALFANUMERICE
- 9.10. CODURI DETECTOARE DE ERORI

## **10. OPERAȚIILE ARITMETICE**

- 10.1. PROCESORUL ARITMETIC
- 10.2. OPERAȚII ARITMETICE ÎN VIRGULĂ FIXĂ
  - 10.2.1. ADUNAREA ȘI SCĂDEREA
  - 10.2.2. SUMATOARE PERFORMANTE
  - 10.2.3. ÎNMULȚIREA
  - 10.2.4. ALGORITMUL LUI BOOTH
  - 10.2.5. ÎMPĂRȚIREA
- 10.3. OPERAȚII ARITMETICE ÎN VIRGULĂ MOBILĂ

## **11..UNITĂȚI DE EXECUȚIE ȘI DE COMANDĂ INTEGRATE**

11.1.UNITĂȚI DE EXECUȚIE INTEGRATE

11.2.UNITĂȚI DE COMANDĂ INTEGRATE

11.3.MICROPROGRAMARE

### **BIBLIOGRAFIE**

#### **ANEXA 1. ISTORIC**

IMPORTANȚA CALCULULUI

EXEMPLE DE CALCULATOARE DEZVOLTATE DE CĂTRE MEMBRI AI CATEDREI DE CALCULATOARE DIN UPB

#### **ANEXA 2. MICROCALCULATORUL FELIX PC**

MICROCALCULATORUL FELIX-PC

STRUCTURA MICROSISTEMULUI

SISTEMUL DE PROGRAME DE BAZĂ ȘI APLICAȚII

#### **ANEXA 3. EXEMPLE PRIVIND UTILIZAREA LIMBAJULUI VERILOG PENTRU SIMULAREA SISTEMELOR NUMERICE**

#### **ANEXA 4. OPERAȚII ARITMETICE-IMPLEMENTĂRI**

ADUNAREA ÎN BINAR:  $A + B$

SCĂDEREA ÎN BINAR:  $A - B = A + (-B)$

ADUNAREA PE N BIȚI ÎN TIMP CONSTANT

SUMATOARE CU TRANSPORT ANTICIPAT

SUMATOARE CU TRANSPORT OCOLITOR

SUMATOARE CU SELECTARE A TRANSPORTULUI

ÎNMULȚIREA

ÎMBUNĂTĂȚIREA LATENȚEI

O ALTĂ ÎMBUNĂTĂȚIRE A LATENȚEI: ARBORELE WALLACE