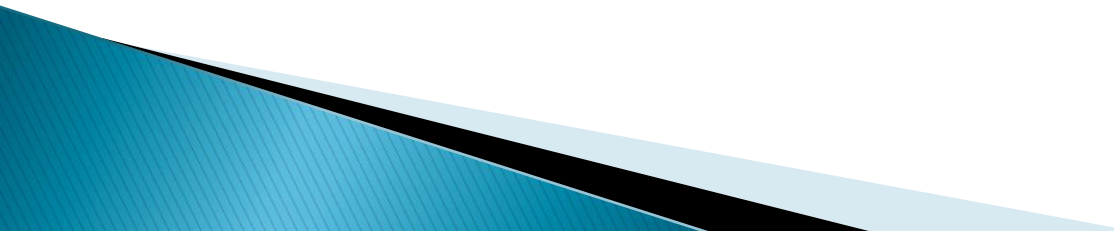


UNITĂȚI DE EXECUȚIE ȘI DE COMANDĂ INTEGRATE

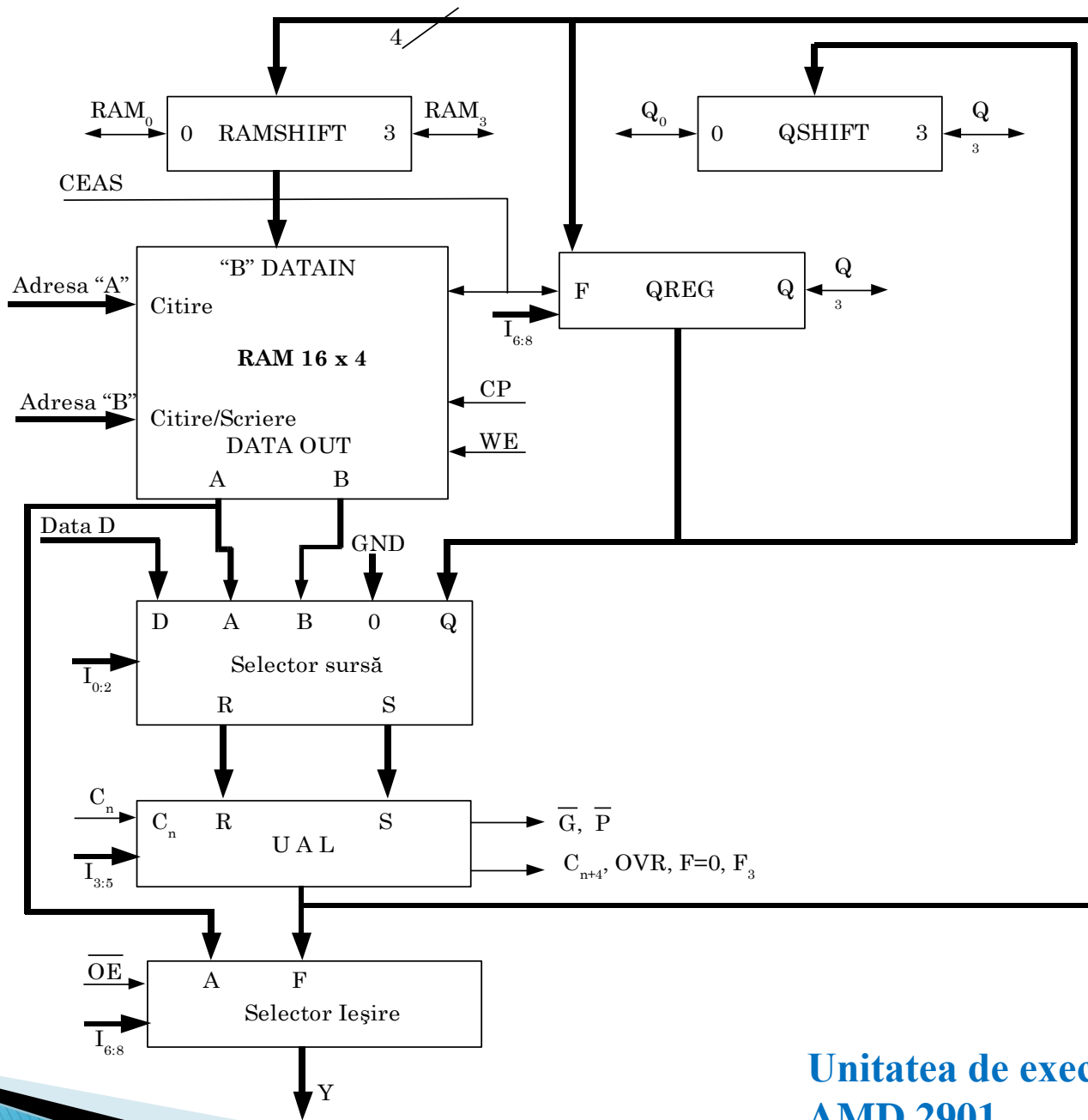
– *Curs10* –

Subiecte abordate:

- Unități de execuție integrate (AMD 2901)
 - Unități de comandă integrate (AMD 2909)
 - Microprogramare
- 

UNITĂȚI DE EXECUȚIE INTEGRATE

- Unitățile de execuție integrate s-au comercializat în asociație cu unitățile de comandă corespunzătoare și cu o serie de circuite adiționale, formând ceea ce se cheamă microprocesoare pe tranșe de biți, microprocesoare "bit-slice", microprocesoare "multi-chip" etc.
- Printre cele mai răspândite familii de microprocesoare "bit-slice" s-au aflat și cele produse de compania **Advanced Micro Devices**, sub numele de **AMD 2900**.
- Unitatea de execuție AMD 2901 este organizată pe tranșe de 4 biți/circuit și este prevăzută cu elementele necesare cuplării în cascadă.
- Semnalele de comandă se aplică sub forma unor vectori binari la terminalele circuitului, fiind, de regulă, preluate sub controlul unui circuit micro-secvențiator integrat (AMD 2909, 2911) de la o memorie cu conținut permanent.



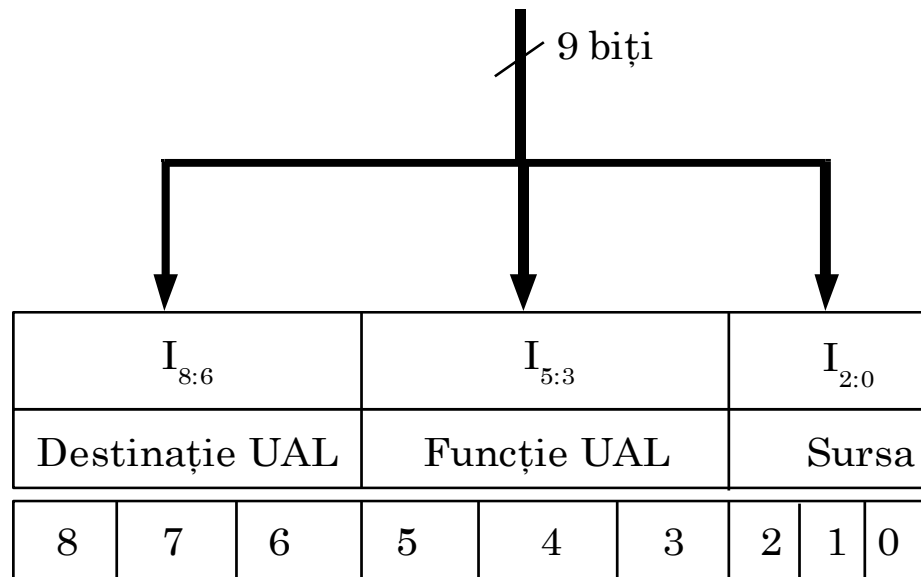
**Unitatea de execuție
AMD 2901**

- **un ansamblu de 16 registre generale de câte 4 biți**, organizate sub forma unei memorii (RAM) biport, cu două intrări de adrese, o intrare de date și două ieșiri de date;
- **o unitate aritmetică-logică**, cu transport anticipat, capabilă să efectueze 3 operații aritmetice binare și 5 operații logice și să genereze, atât indicatorii de condiții: depășire (OVR), zero ($F=0$), semn (F_3), transport (C), cât și condițiile de propagare (P) și generare (G) ale transportului, la nivelul întregului circuit;
- **un selector de date** (selector surse UAL) pentru cele doua intrări ale unității aritmetice-logice, care pot reprezenta combinații între ieșirile memoriei biport (A,B), o intrare externă de date (D), constanta "zero" și ieșirea unui registru suplimentar-extensie (Q);
- **un selector de ieșire din circuit**, care furnizează prin intermediul unor tampoane TS, fie datele de la ieșirea A, a memoriei biport, fie datele de la ieșirea UAL;
- **un registru auxiliar-extensie** (Q), care poate fi încărcat, fie cu datele de la ieșirea UAL, fie cu propriul sau conținut deplasat stânga/dreapta prin intermediul unei rețele logice de deplasare-multiplexor QSHIFT;
- **o rețea de deplasare-multiplexor RAMSHIFT**, plasată pe intrarea B a memoriei biport RAM.

Selecția surselor de operanzi pentru UAL

Mnemonica	Microcod			Codul octal	Sursa	
	I_2	I_1	I_0		R	S
AQ	0	0	0	0	A	Q
AB	0	0	1	1	A	B
ZQ	0	1	0	2	0	Q
ZB	0	1	1	3	0	B
ZA	1	0	0	4	0	A
DA	1	0	1	5	D	A
DQ	1	1	0	6	D	Q
DZ	1	1	1	7	D	Z

Microcodul: (Structura vectorului de comandă).



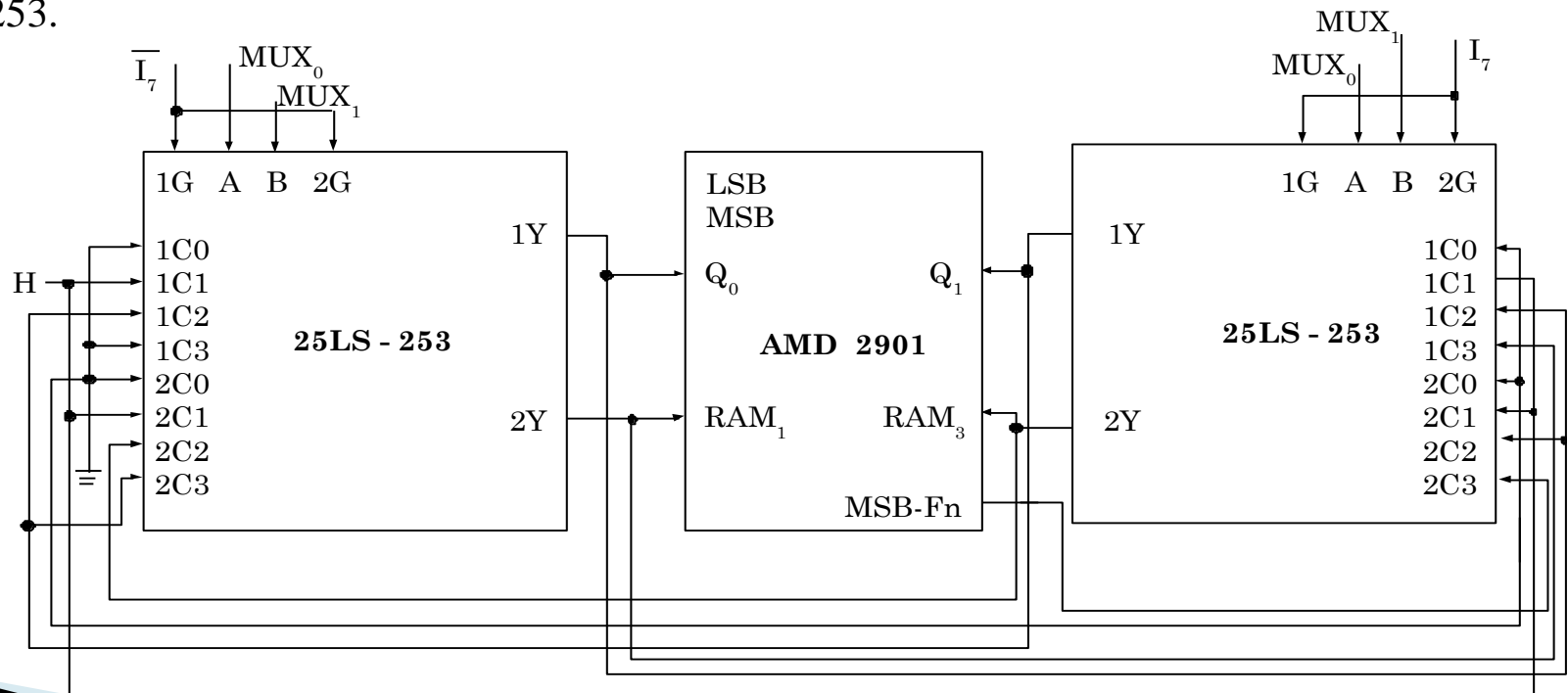
Operațiile efectuate de UAL

Mnemonica	Microcod			Cod octal	Funcția UAL	Simbol
	I_5	I_4	I_3			
ADD	0	0	0	0	R plus S	$R + S$
SUBR	0	0	1	1	S minus R	$S - R$
SUBS	0	1	0	2	R minus S	$R - S$
OR	0	1	1	3	R or S	$R \cup S$
AND	1	0	0	4	R and S	$R \cap S$
NOTRS	1	0	1	5	\bar{R} and S	$\bar{R} \cap S$
EXOR	1	1	0	6	R exor S	$R \oplus S$
EXNOR	1	1	1	7	R exnor S	$R \equiv S$

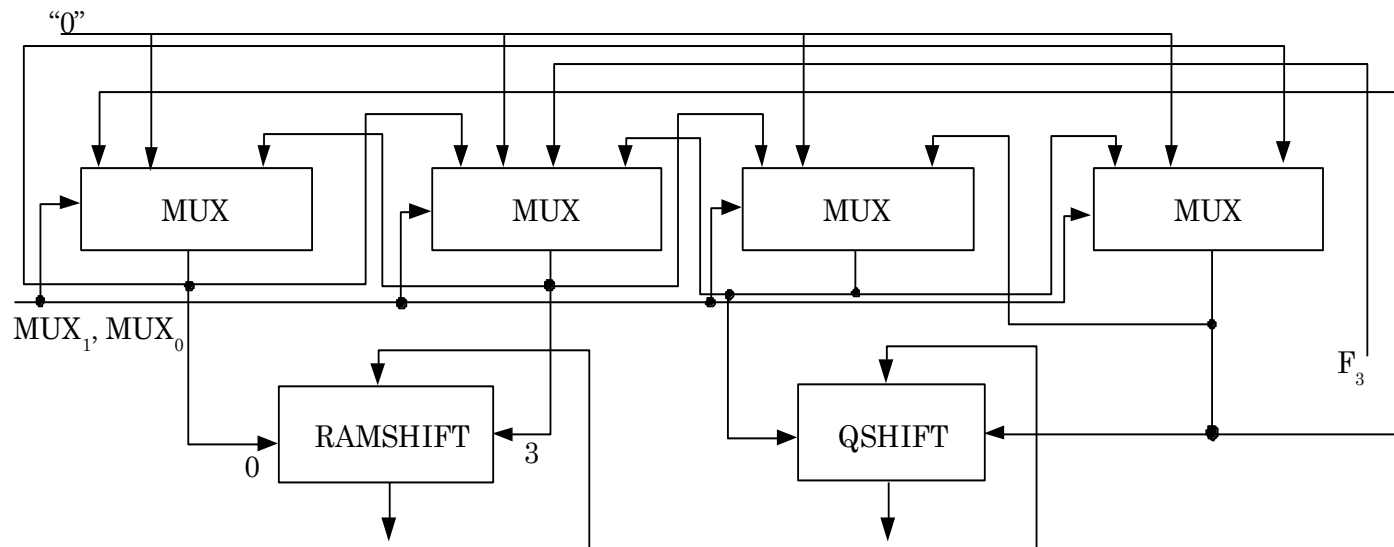
Câmpul "Destinație UAL" ($I_{8:6}$), din vectorul de comandă $I_{8:0}$, are o semnificație complexă prin faptul că specifică:

- operarea RAM (deplasare/încărcare/inactiv);
- operarea registrului Q (deplasare/încărcare/inactiv);
- conexiunile la RAMSHIFT (RAM_0 și RAM_3);
- conexiunile la QSHIFT (Q_0 și Q_3);
- ieșirea Y

Datele pentru terminalele RAM_3/RAM_0 sunt selectate cu ajutorul altor biți (MUX_1, MUX_0) din microcodul de comandă și cu un hardware adițional, constituit din două multiplexoare AMD 25LS-253.



Unitatea de execuție poate utiliza și multiplexoare 4:1 obișnuite, în locul celor produse de către AMD, 25LS-253.



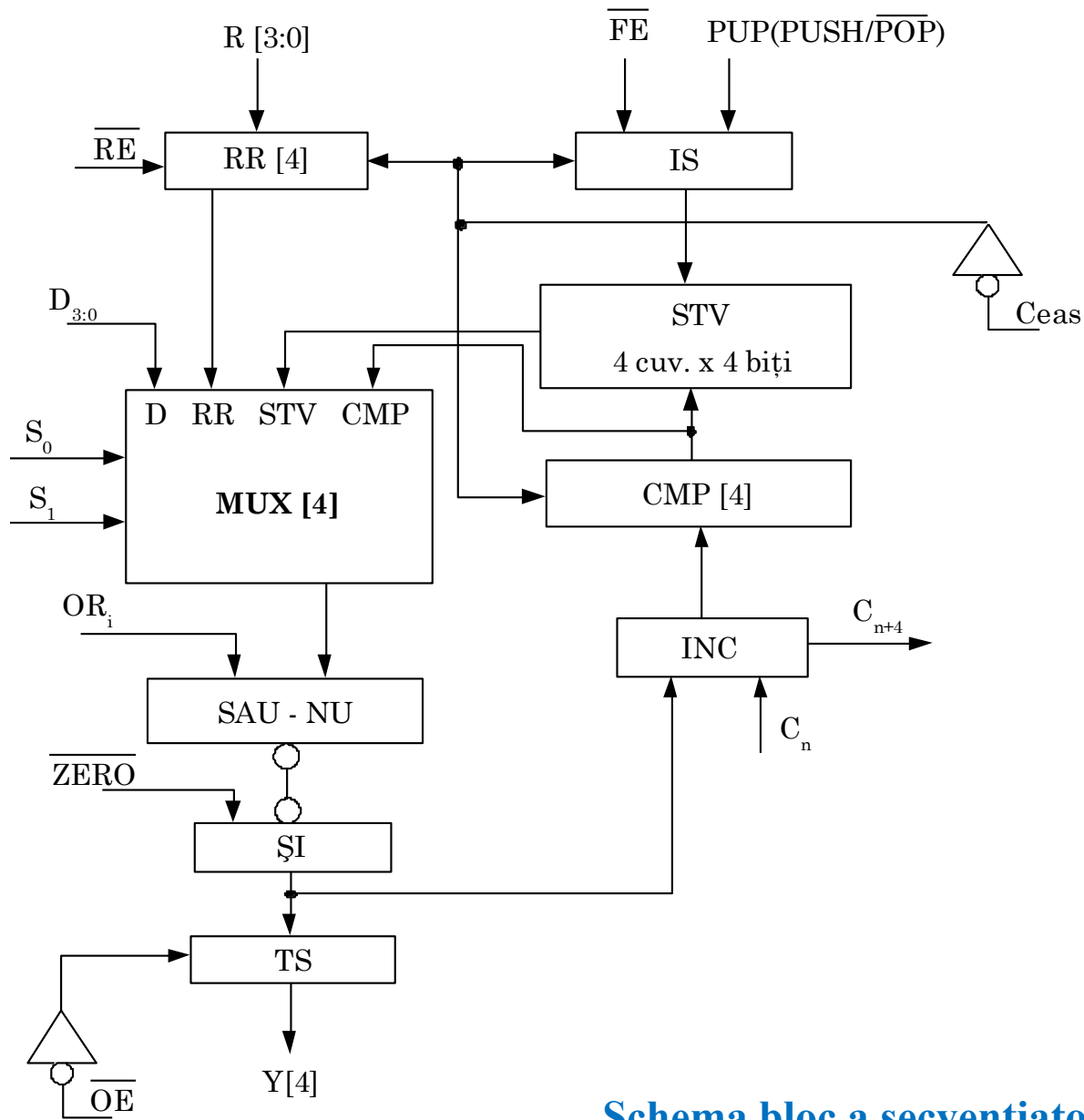
Cuvântul (microinstrucțiunea) de comandă al unității de execuție va avea structura următoare:

23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
M	I ₈	I ₇	I ₆	M	I ₂	I ₁	I ₀	C _n	I ₅	I ₄	I ₃	A ₃	A ₂	A ₁	A ₀	B ₃	B ₂	B ₁	B ₀	D ₃	D ₂	D ₁	D ₀
U	Selecție			U	Selecție				Operație			Adresa "A"				Adresa "B"				Data "D"			
X	destinație			X	sursă				UAL														

UNITĂȚI DE COMANDĂ INTEGRATE

Secvențiatorul de microprogram AMD 2909 face parte din familia de circuite AMD2900 și constituie elementul de bază în jurul căruia este organizată unitatea de comandă microprogramată.

- *Operațiile cu caracter complex, printre care se numără și instrucțiunile calculatoarelor convenționale, se implementează sub controlul unor secvențe de vectori de comandă. În sistemele microprogramate aceste secvențe sunt stocate într-o memorie de control sau memorie de microprograme.*
- *Un cuvânt al memoriei de control reprezintă un vector de comandă sau o microinstrucțiune.*
- *Secvențiatorul de microprogram, structurat pe tranșe de câte 4 biți, este destinat generării adreselor de microinstrucțiuni și asigurării înlănțuirii acestora.*



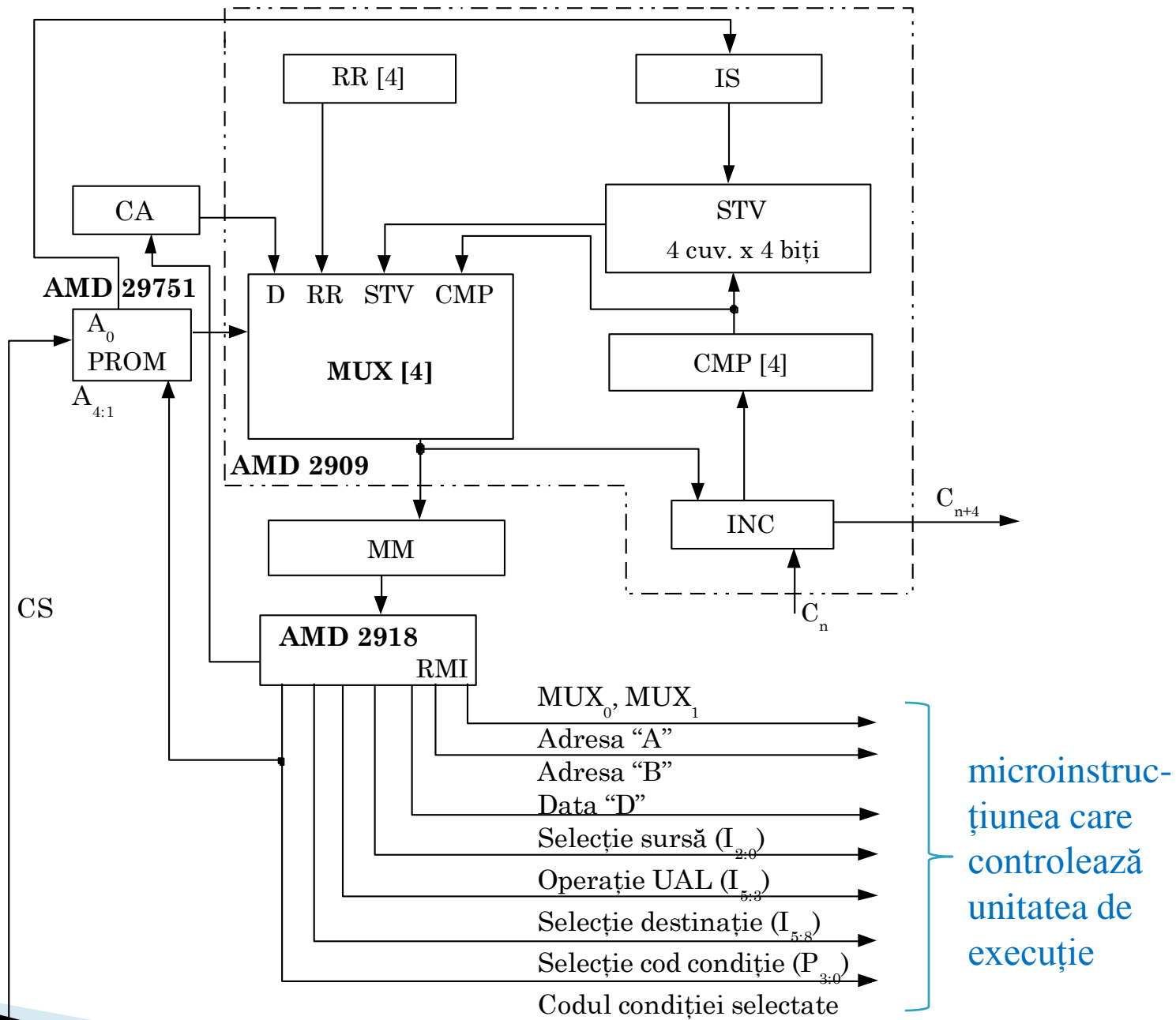
Schema bloc a secvențiatorului

Resurse hardware

- Contorul de MicroProgram (CMP);
- Registrul de Ramificare (RR);
- Indicatorul de Stivă (IS);
- TiVa (STV) cu capacitate de 4 cuvinte \times 4 biți;
- INCrementatorul (INC);
- MUltipleXorul (MUX) $4 \times (4 : 1)$;
- Tampon cu trei Stari (TS) și alte circuite logice combinaționale auxiliare.

Alte elementele necesare realizării unei unități de comandă:

- Memoria de Microprogram (MM);
- Registrul MicroInstrucțiunii (RMI);
- un Comutator de Adrese (CA);
- o memorie de tip PROM.



Microsecvențiatorul cu circuite auxiliare

În funcție de semnalele de control și de condițiile externe, microsecvențiatorul poate realiza următoarele operații de control, la nivelul microprogramului:

- *Transfer necondiționat la adresa X* – mnemonica J X;
- *Chemare de microsubrutina* – mnemonica CALL X;
- *Revenire din microsubrutina* – mnemonica RETURN;
- *Trecerea la microinstrucțiunea următoare din secvența* – mnemonica CONTINUE.

Selecție MUX

S_1	S_0	Ieșire
0	0	CMP
0	1	RR
1	0	STV
1	1	D

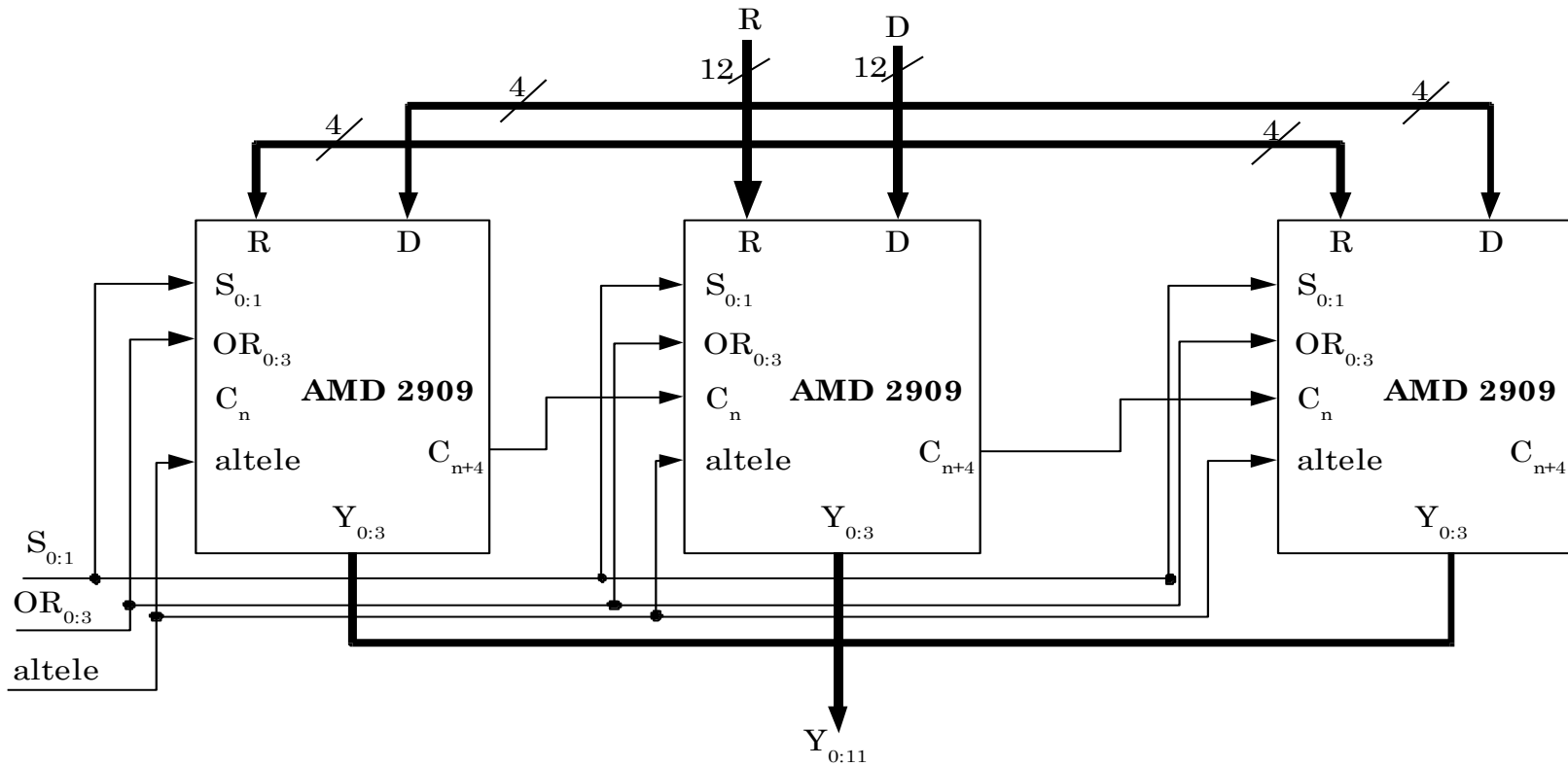
Controlul ieșirii

OR_i	\overline{ZERO}	\overline{OE}	Y_i
*	*	1	Z (TS)
*	0	0	0
1	1	0	1
0	1	0	IES MUX

Operarea stivei

\overline{FE}	PUP	Operație
1	*	Inactivă
0	1	$IS \leftarrow INC(IS); PUSH(CMP)$
0	0	$POP(STV); DCR(IS)$

Interconectarea în cascadă a trei microsecvențioatoare AMD 2909



Structura unui cuvânt – microinstrucțiune, destinat controlului unui microsecvențiator AMD 2909, este formată din două câmpuri de câte patru biți:

- câmpul P, care specifică modul de obținere a microinstrucțiunii următoare;
- câmpul R, care definește adresa de salt, dacă este cazul.

31	30	29	28	27	26	25	24
R ₃	R ₂	R ₁	R ₀	P ₃	P ₂	P ₁	P ₀
Adresa de salt				Obținerea <i>μI</i> următoare			